

# 化學氣相沉積 與介電質薄膜

# 目的

- 確認至少四種化學氣相沉積(CVD) 的應用
- 描述 CVD 製程順序
- 列舉兩種沉積區並描述它們和溫度之間的關係
- 列舉兩種介電質薄膜
- 舉出兩種最常使用在介電質化學氣相沉積的矽源材料

# 化學氣相沉積（CVD）氧化層 與熱成長氧化層



# 化學氣相沉積氧化層 與熱成長氧化層

## 熱成長的

- 氧是由氣相而來
- 矽是由基材而來
- 氧化至矽
- 高品質的

## 化學氣相沉積

- 氧和矽都由氣相而來
- 沉積在基材表面
- 較低溫的
- 較高的成長率

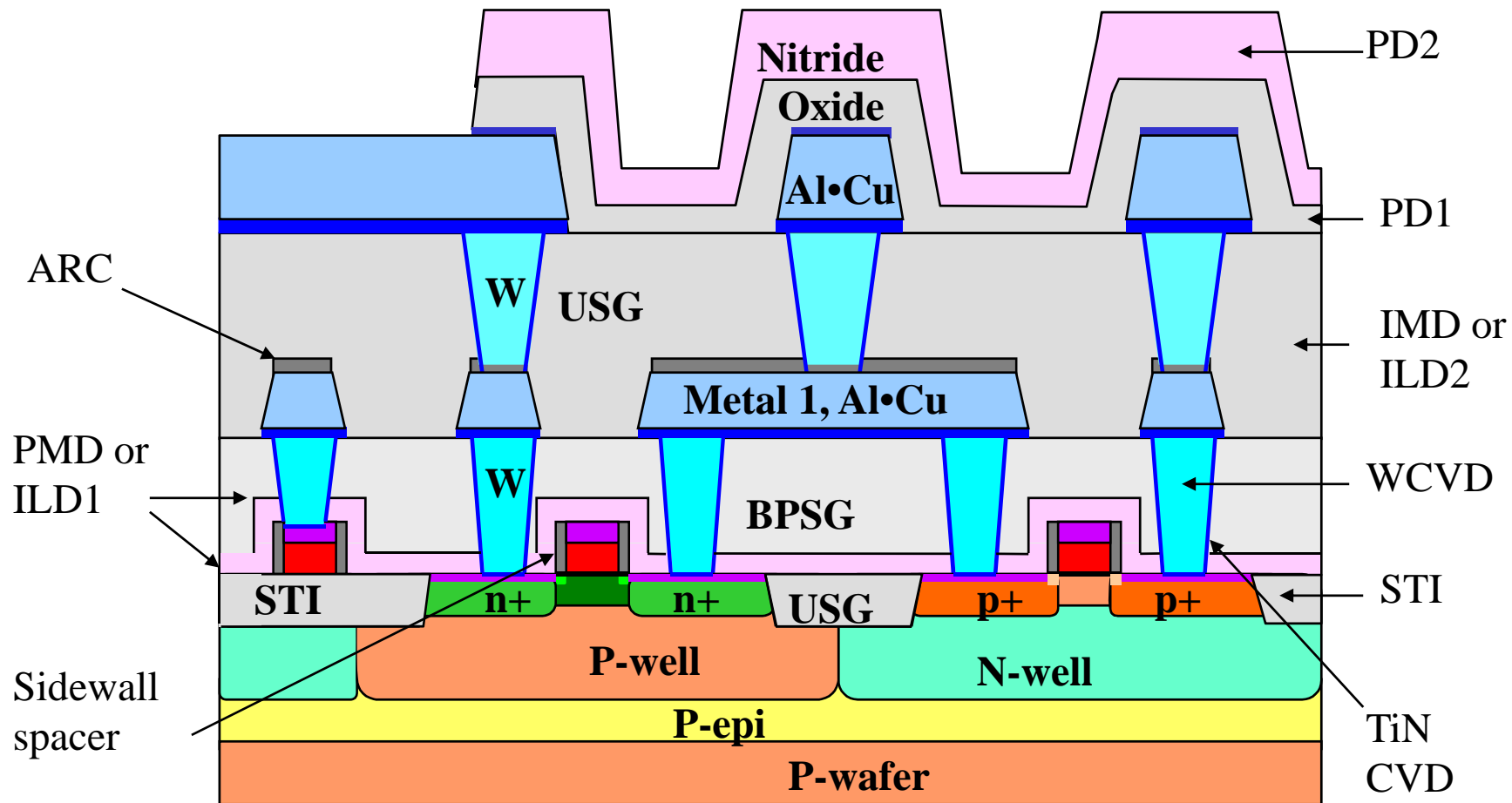
# 介電質薄膜的應用

- 多層金屬間的聯繫
- CVD 和 SOG 加上 CVD 介電質
- 淺溝槽絕緣 (STI)
- 側壁空間層作為自我對準式金屬矽化合物，LDD，和源極/汲極擴散緩衝層
- 鈍化保護介電質層 (PD)
- 介電質 ARC 當關鍵尺寸  $< 0.25 \mu\text{m}$

# 介電質薄膜的應用

- 金屬層間介電質層（ Inter layer dielectric, or ILD ）包括 PMD 和 IMD
- 金屬沉積前的介電質層（ Pre-metal dielectric ）：PMD
  - 通常是未摻雜的矽玻璃（ PSG ）或硼磷矽玻璃（ BPSG ）
  - 溫度由熱積存所限制
- 金屬層間介電質層（ Inter-metal dielectric ）：IMD
  - USG or FSG
  - 通常沉積約在 400 °C

圖 10.2



# 化學氣相沉積 (CVD)

- 化學氣相沉積 (Chemical Vapor Deposition)
- 化學的氣體或蒸汽在固體表面反應，在固體表面上生成固態的薄膜，其他負產物為易揮發的而從表面離開。



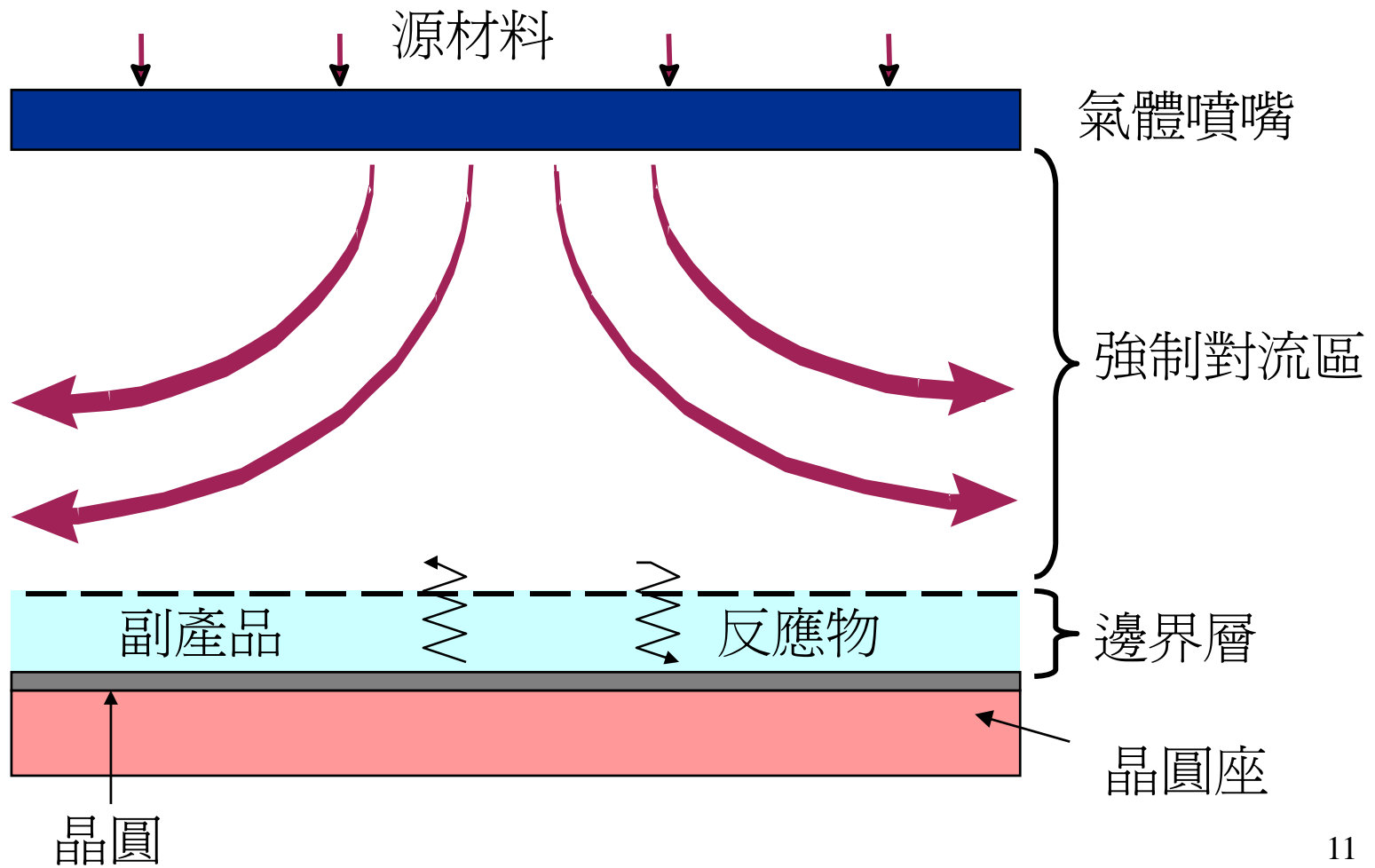
# 化學氣相沉積的應用

	<i>FILMS</i>	<i>PRECURSORS</i>
<b>Semiconductor</b>	Si (poly)  Si (epi)	SiH <sub>4</sub> (silane) SiCl <sub>2</sub> H <sub>2</sub> (DCS) SiCl <sub>3</sub> H (TCS) SiCl <sub>4</sub> (Siltet)
<b>Dielectrics</b>	SiO <sub>2</sub> (glass)	LPCVD SiH <sub>4</sub> , O <sub>2</sub> PECVD SiH <sub>4</sub> , N <sub>2</sub> O PECVD Si(OC <sub>2</sub> H <sub>5</sub> ) <sub>4</sub> (TEOS), O <sub>2</sub>
	Oxynitride	LPCVD TEOS APCVD&SACVD <sup>TM</sup> TEOS, O <sub>3</sub> (ozone)
	Si <sub>3</sub> N <sub>4</sub>	SiH <sub>4</sub> , N <sub>2</sub> O, N <sub>2</sub> , NH <sub>3</sub> PECVD SiH <sub>4</sub> , N <sub>2</sub> , NH <sub>3</sub> LPCVD SiH <sub>4</sub> , N <sub>2</sub> , NH <sub>3</sub> LPCVD C <sub>8</sub> H <sub>22</sub> N <sub>2</sub> Si (BTBAS)
<b>Conductors</b>	W (Tungsten) WSi <sub>2</sub> TiN Ti Cu	WF <sub>6</sub> (Tungsten hexafluoride), SiH <sub>4</sub> , H <sub>2</sub> WF <sub>6</sub> (Tungsten hexafluoride), SiH <sub>4</sub> , H <sub>2</sub> Ti[N(CH <sub>3</sub> ) <sub>2</sub> ] <sub>4</sub> (TDMAT) TiCl <sub>4</sub>

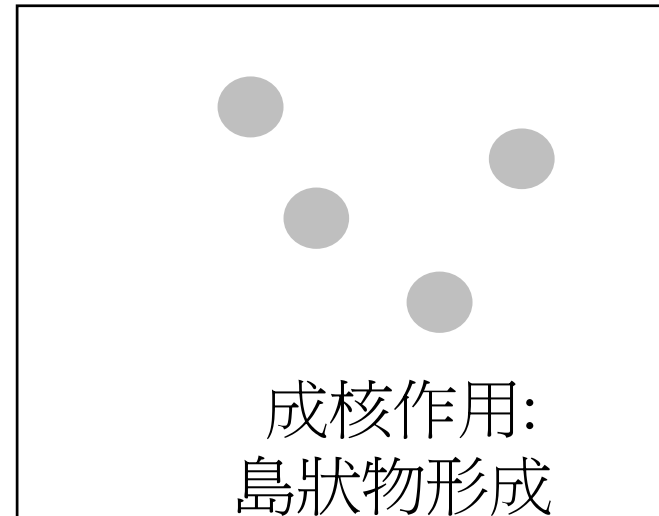
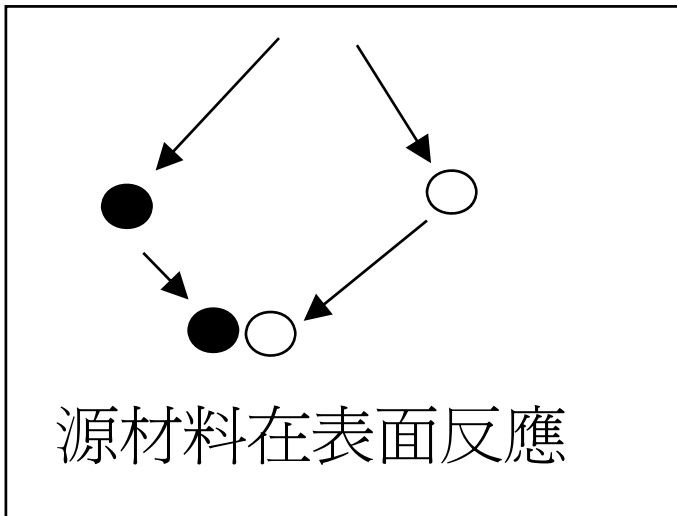
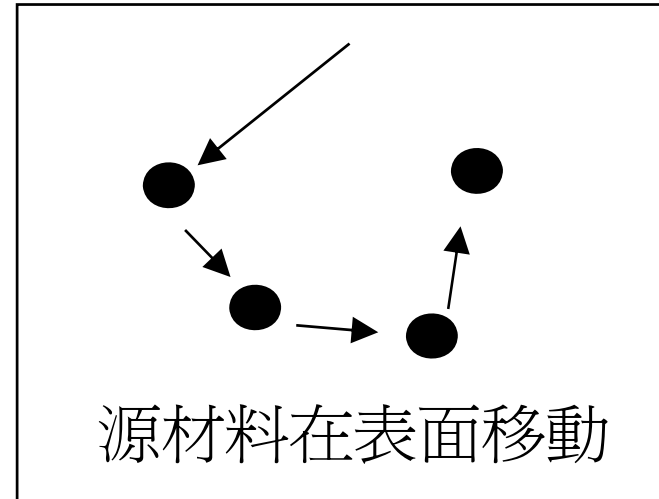
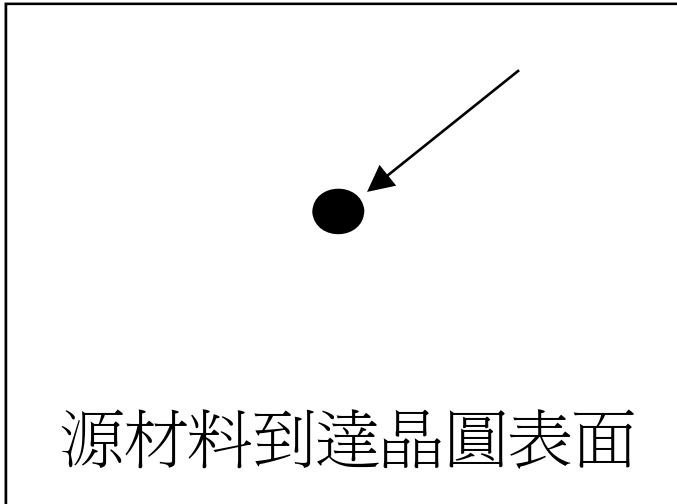
# 化學氣相沉積 (CVD)

- 氣體或是氣相源材料引進反應器內
- 源材料擴散穿過邊界層並接觸基片表面
- 源材料吸附在基片表面
- 吸附的源材料在基片表面上移動
- 在基片表面上開始化學反應
- 固體產物在基片表面上形成晶核
- 晶核生長成島狀物
- 島狀物合併成連續的薄膜
- 其他氣體副產物從基片表面上脫附釋出
- 氣體副產物擴散過邊界層
- 氣體副產物流出反應器

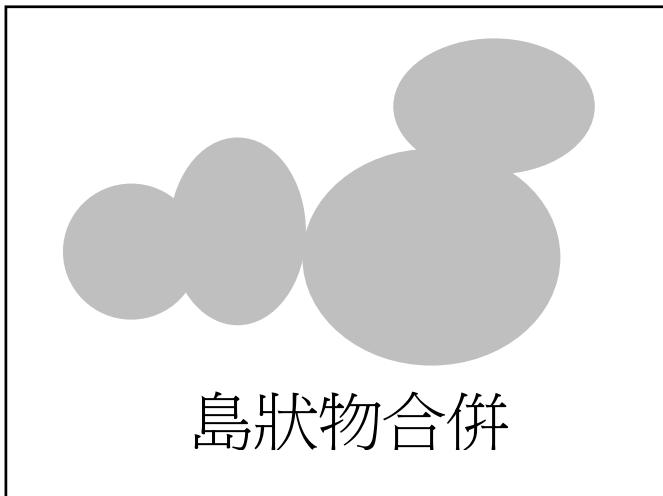
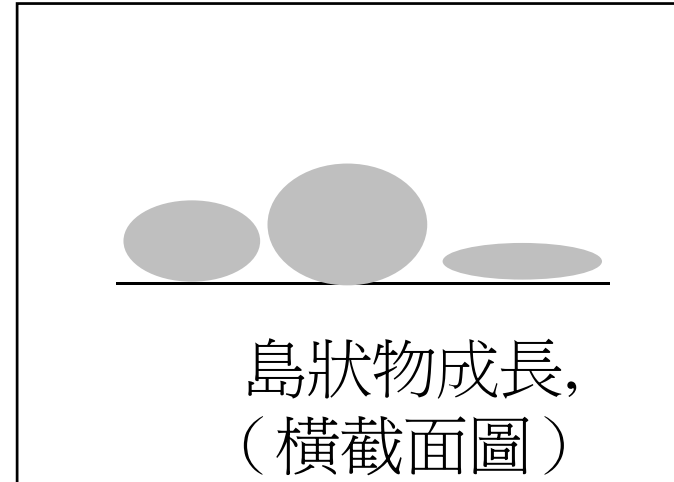
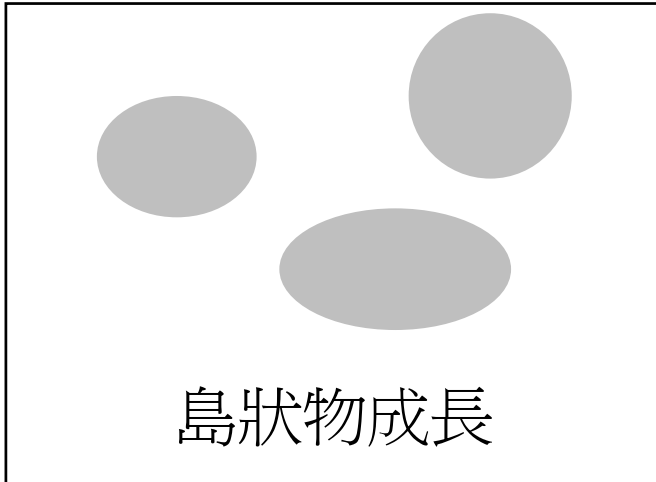
圖 10.3



# 沉積製程



# 沉積製程



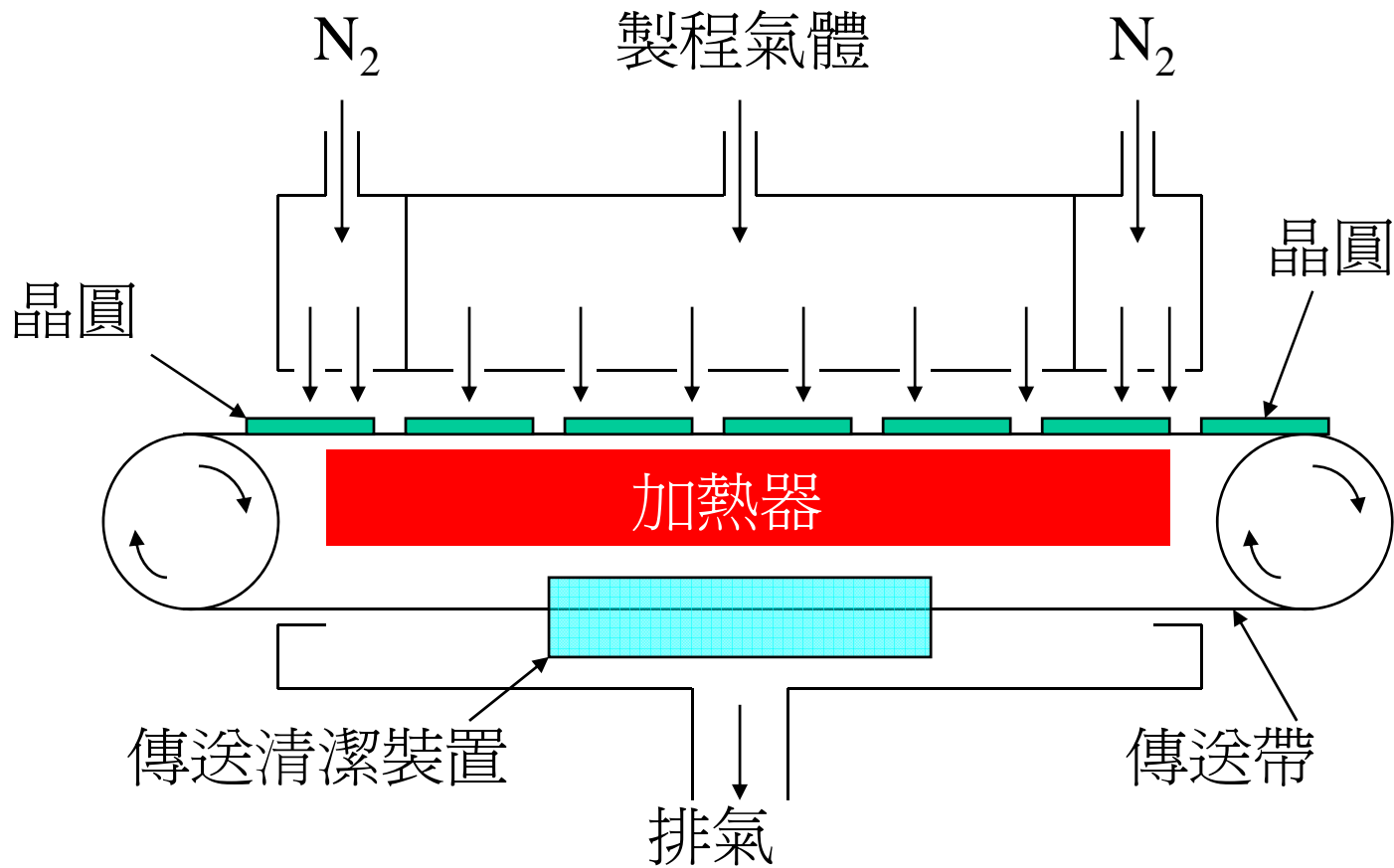
# 化學氣相沉積製程

- 常壓化學氣相沉積 (APCVD)
- 低壓化學氣相沉積 (LPCVD)
- 電漿增強型化學氣相沉積 (PECVD)

# 常壓化學氣相沉積 (APCVD)

- 化學氣相沉積製成在常壓下反應
- APCVD 製程已被使用來沉積二氧化矽和氮化矽
- APCVD 臭氧-四乙基矽烷 ( $O_3$ -TEOS) 的氧化物製程被廣泛地使用在半導體工業上，特別是在 STI 和 PMD 的應用上
- 傳送帶系統使用及時的傳送帶清潔

# 常壓化學氣相沉積反應器





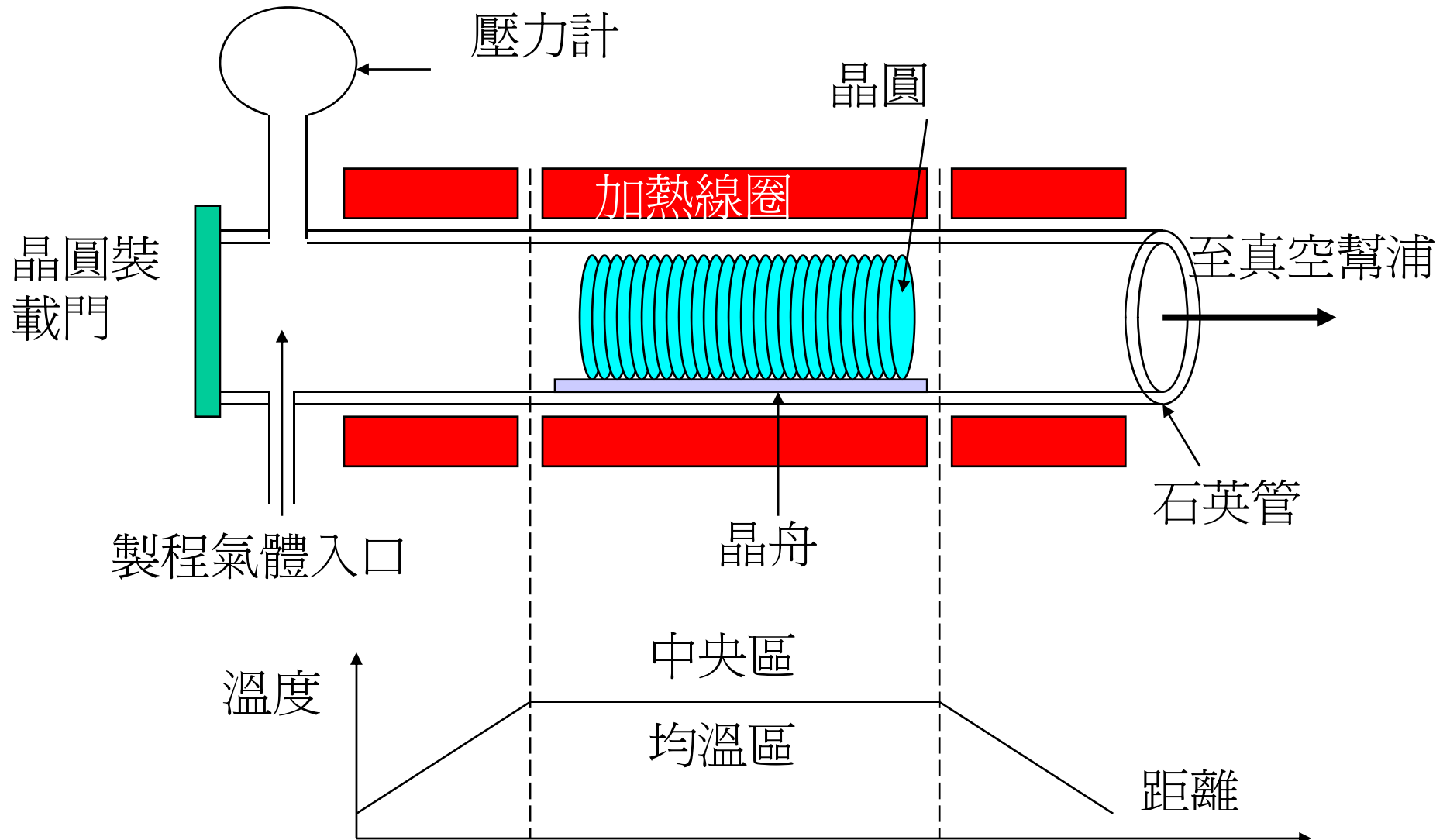
# 低壓化學氣相沉積 (LPCVD)

- 較長的平均自由路徑 (MFP)
- 好的階梯覆蓋 & 一致性
- 晶圓垂直裝載
- 較少的微粒和增加生產率
- 與氣體流量較無關
- 垂直式和水平式氧化爐

# 水平傳送式 LPCVD

- 適用水平式氧化爐
  - 低壓: 從 0.25 到 2 Torr
  - 主要使用於多晶矽、二氧化矽和氮化矽薄膜上
  - 可以每批 200 片晶圓

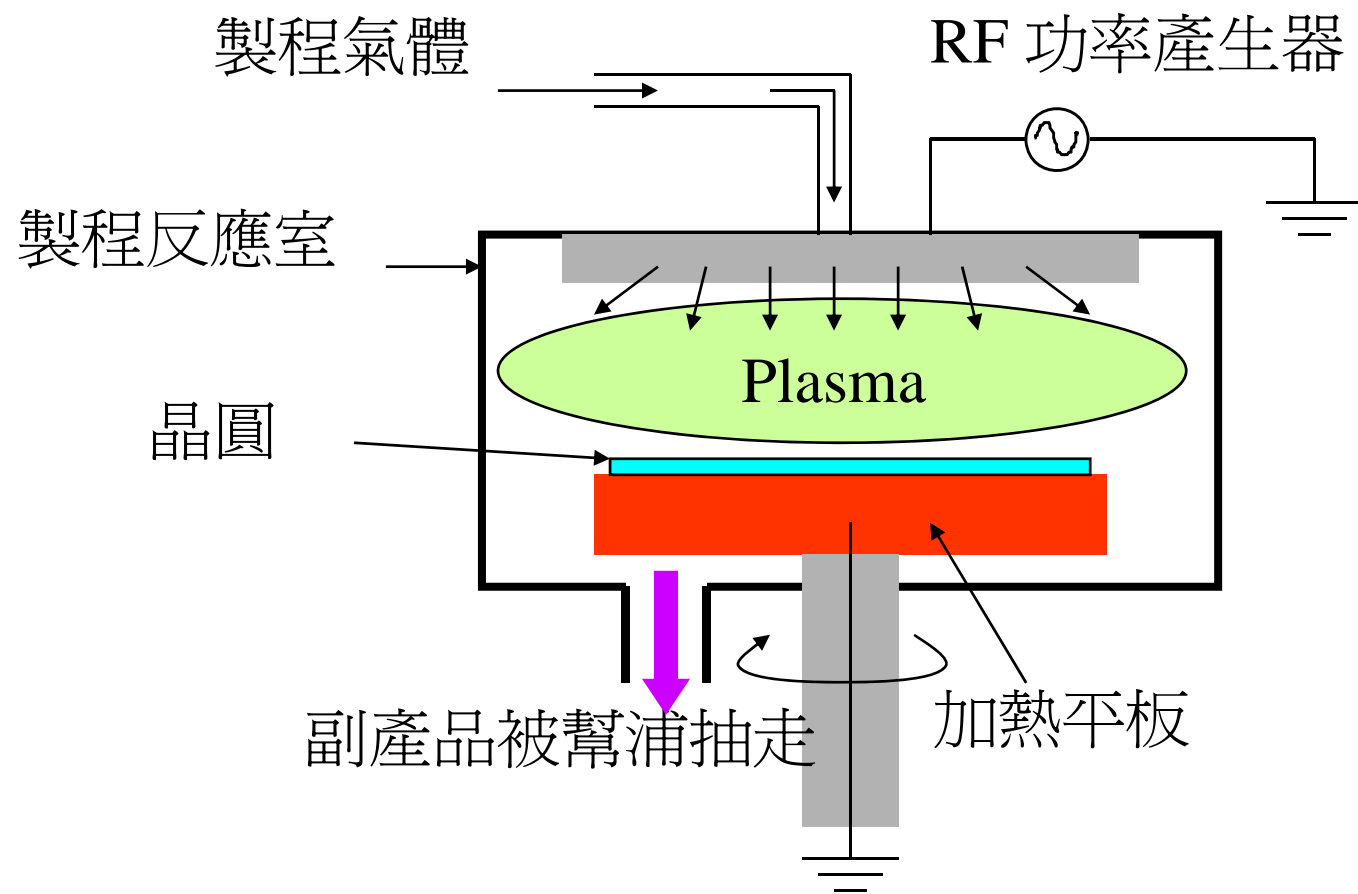
# 低壓化學氣相沉積系統



# 電漿增強型化學氣相沉積 (PECVD)

- 發展於當氮化矽取代二氧化矽成鈍化保護層
- 在相對低溫下達到高沉積速率
- **RF** 在摻雜氣體中引發電漿場
- 應力控制由 **RF**來操控
- 反應室電漿清潔

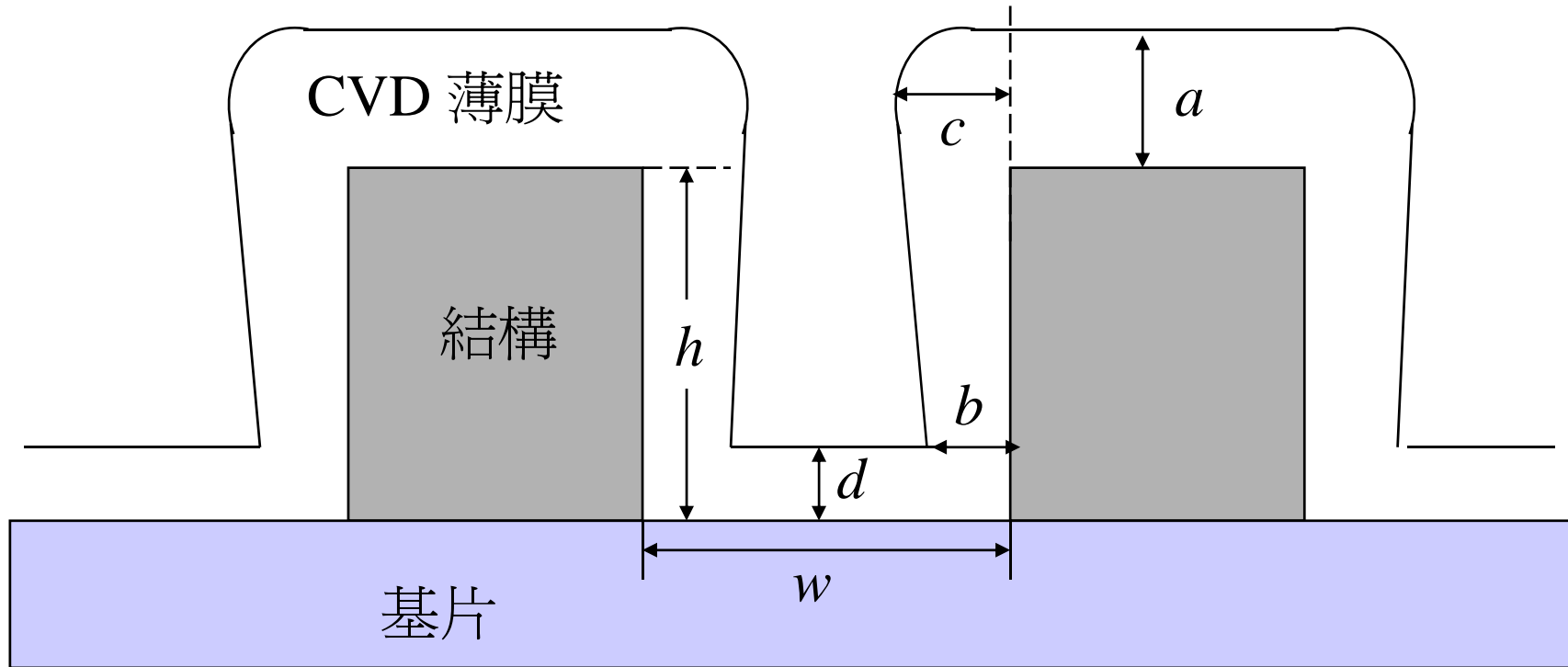
# 電漿增強型化學氣相沉積系統



# 階梯覆蓋

- 一種對於沉積薄膜在基片表面再產生之階梯的斜率所做的量測
- 一個最重要的指標
  - 側壁階梯覆蓋
  - 底部階梯覆蓋
  - 似型性
  - 懸突

# 階梯覆蓋和似型性



側壁階梯覆蓋 =  $b/a$

底部階梯覆蓋 =  $d/a$

似型性 =  $b/c$

懸突 =  $(c - b)/b$

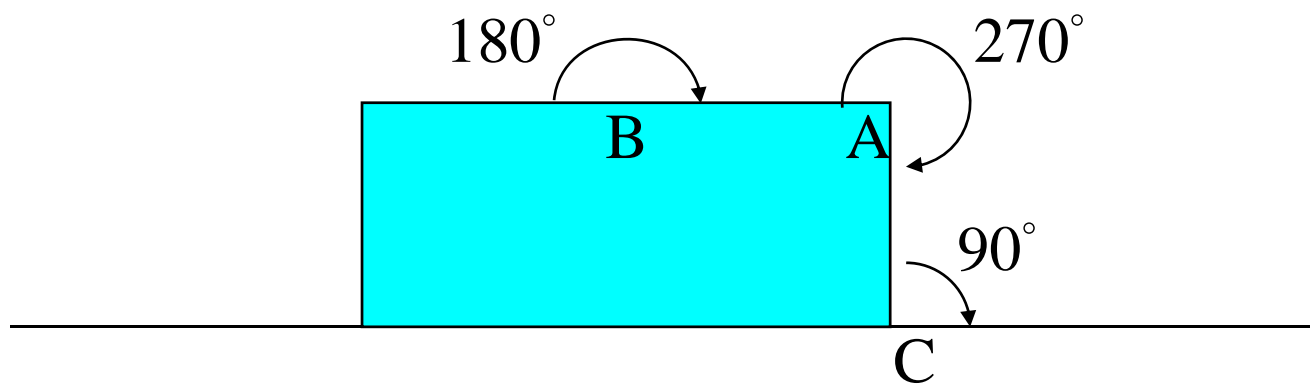
深寬比 =  $h/w$

# 影響階梯覆蓋的因子

- 源材料的到達角（Arriving angle）
- 吸附源材料的表面遷移率



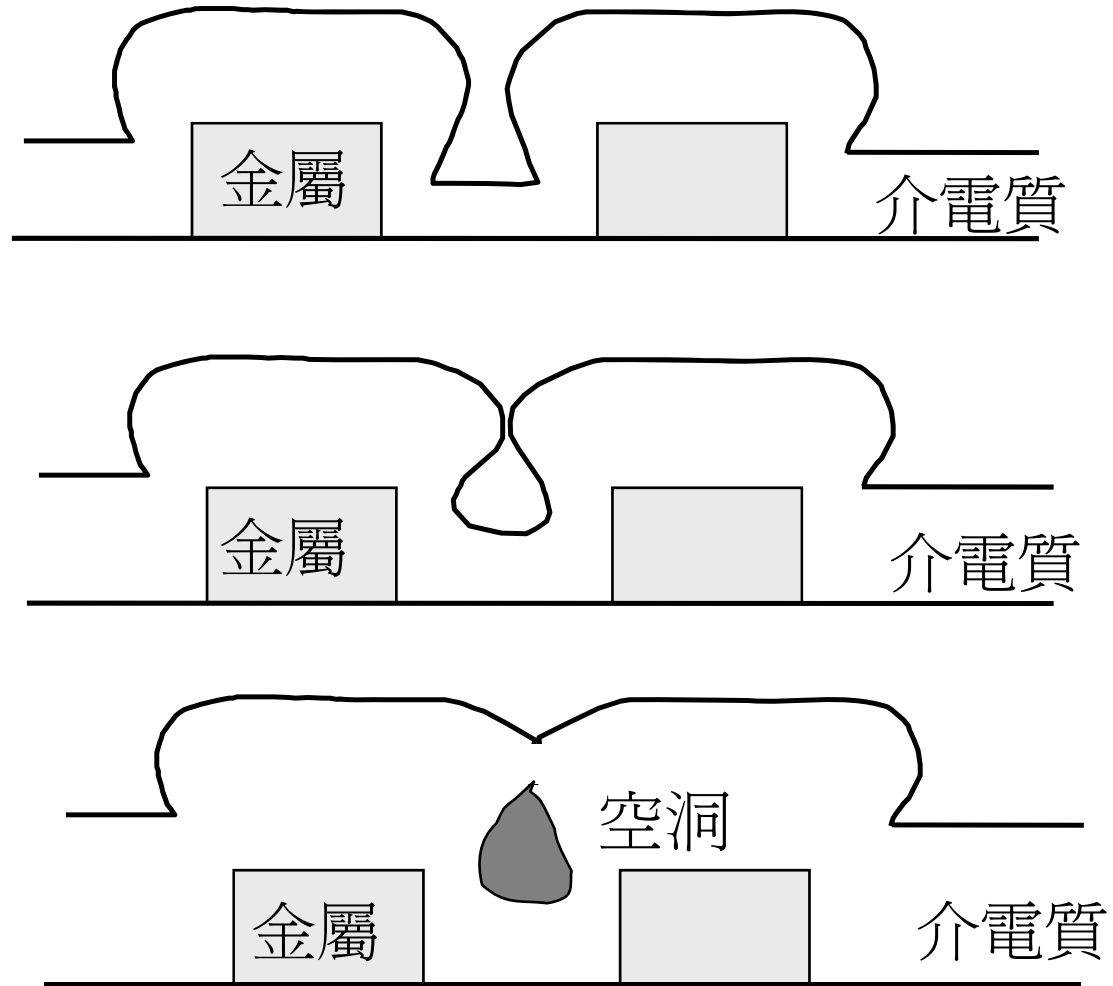
# 到達角



# 到達角

- 角 A:  $270^\circ$ , 角 C:  $90^\circ$
- 較多的源材料到達在角 A
- 較多的沉積
- 形成懸突
- 懸突會導致空洞 ( voids ) 或鎖眼 ( keyholes )

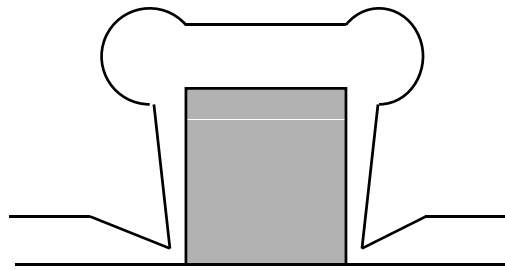
# 空洞形成的程序



# 到達角的控制

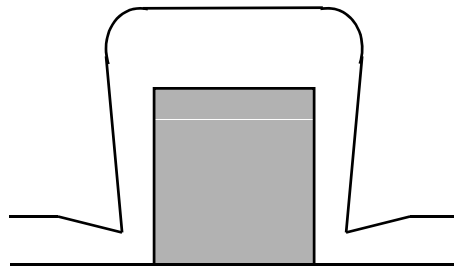
- 改變製程壓力
- 尖端開口

# 階梯覆蓋，壓力和表面遷移率



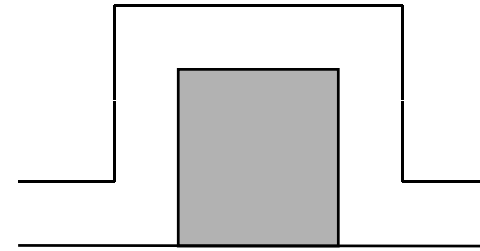
APCVD

無遷移率



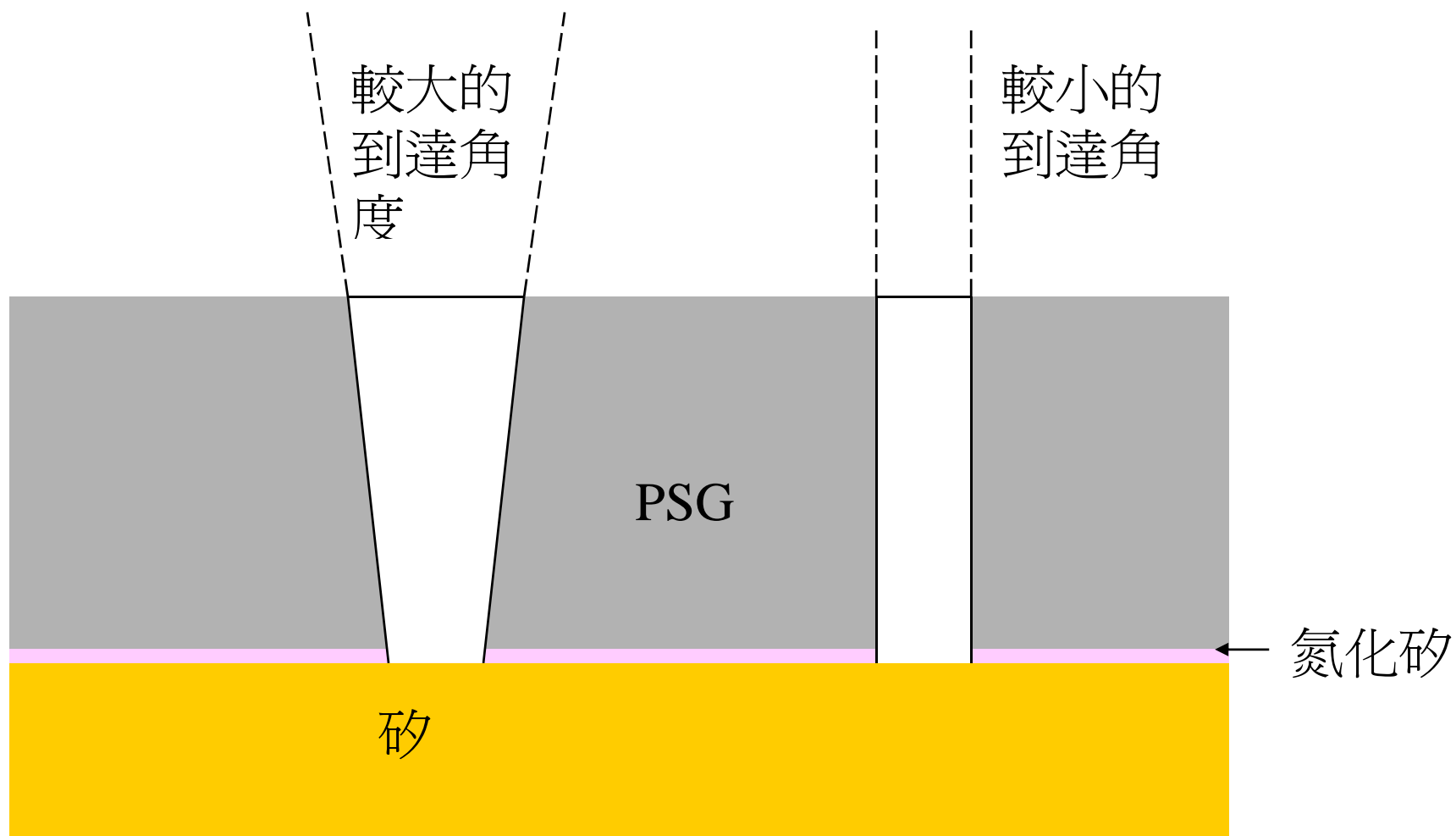
LPCVD

無遷移率



高遷移率

# 到達角，接觸窗口



# 間隙填充

- 填充間隙而沒有空洞
  - 空洞: 導致缺陷和可靠度的問題
- 沉積/蝕刻/沉積
  - 矽烷和 PE-TEOS 薄膜
- 似型性沉積
  - $O_3$ -TEOS 和鎢 CVD
- 高密度電漿CVD

# 間隙填充

- **PMD:** 零容限的空洞
  - 鎢可能沉積進這些空洞內
  - 導致短路
- **IMD:** 空洞出現在金屬之下是可以忍受的
  - 減低  $\kappa$
  - 製程氣體會在往後出現並導致可靠度的問題

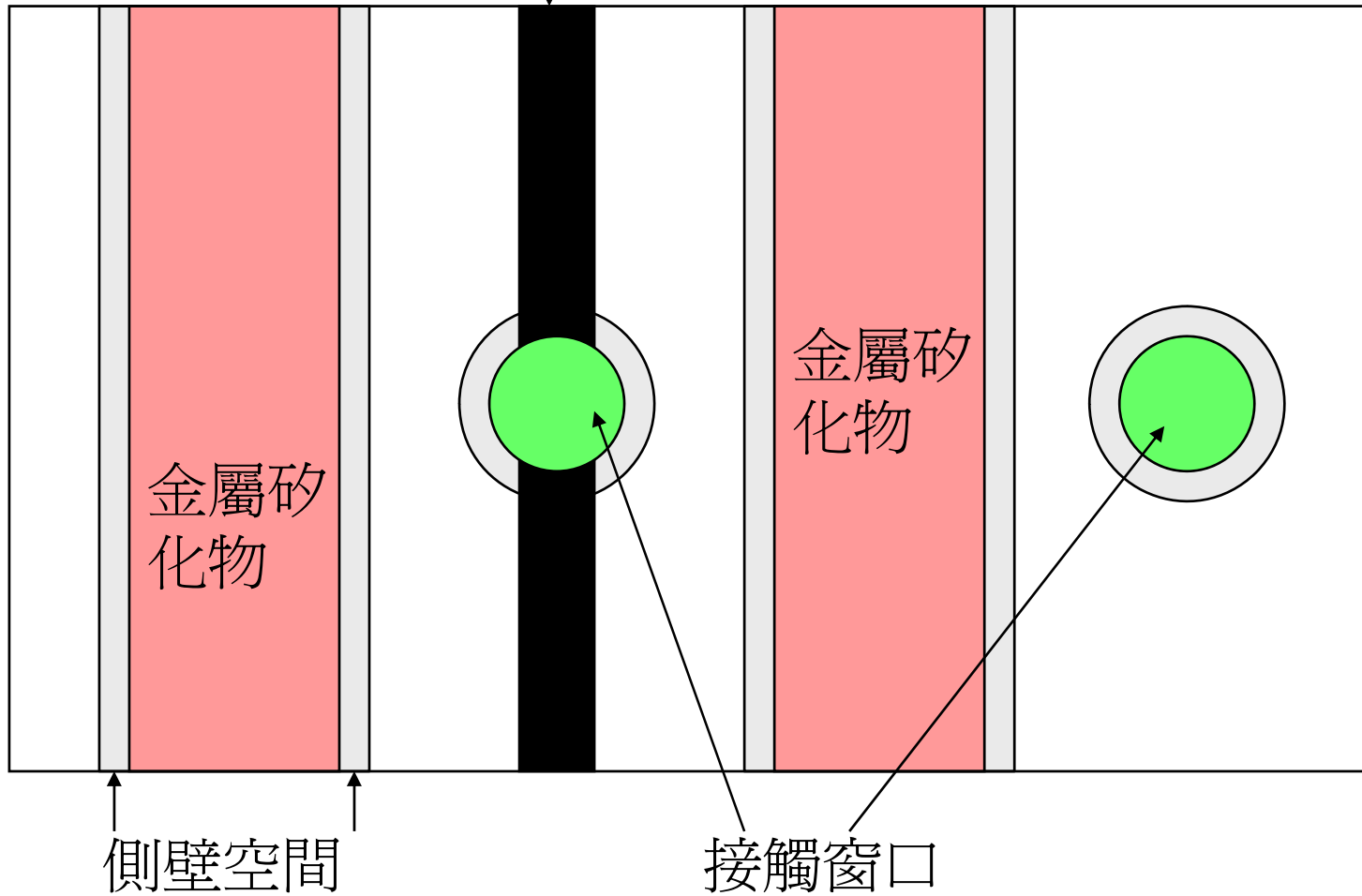


# 空洞在 PMD

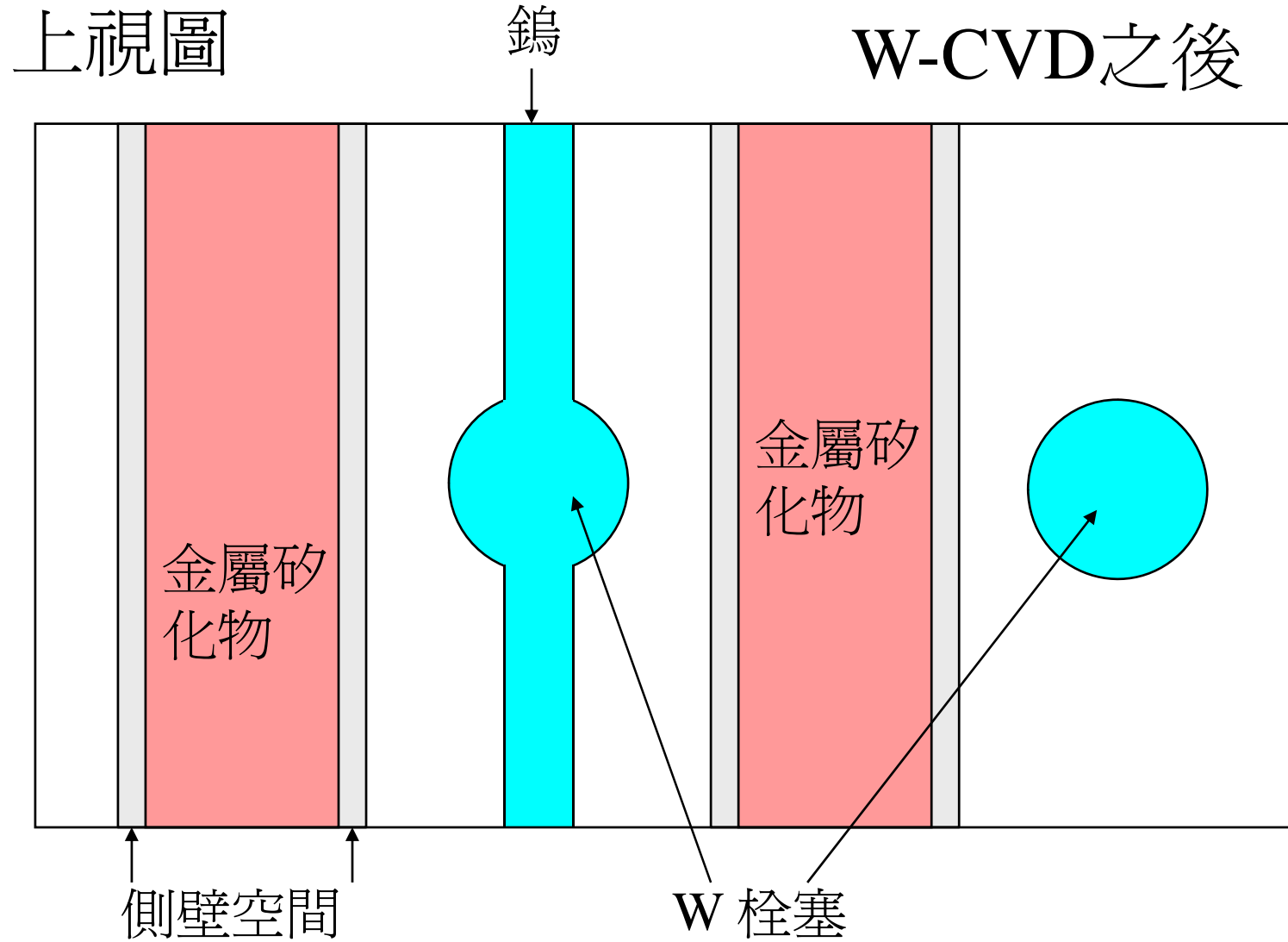
上視圖

空洞

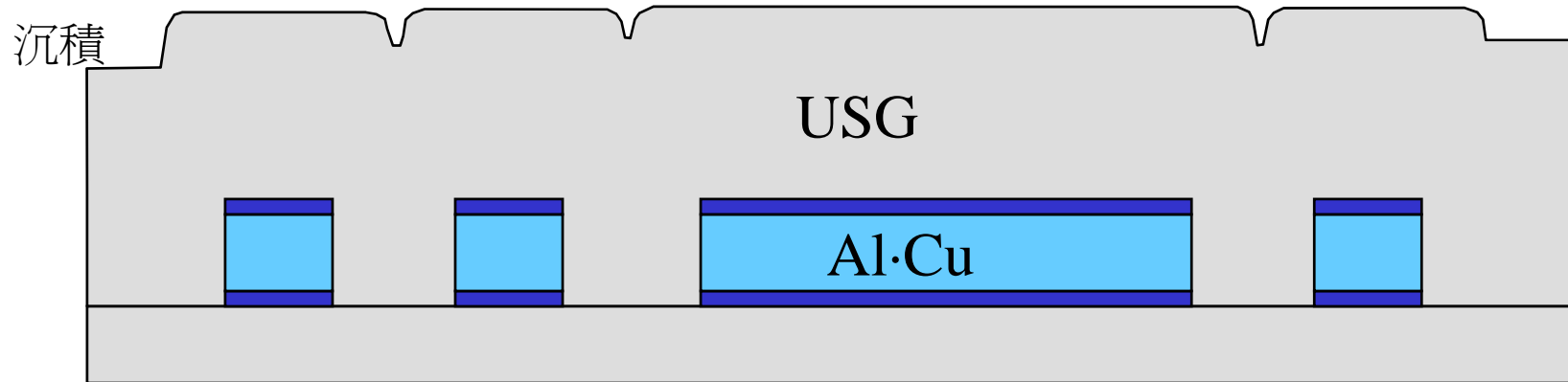
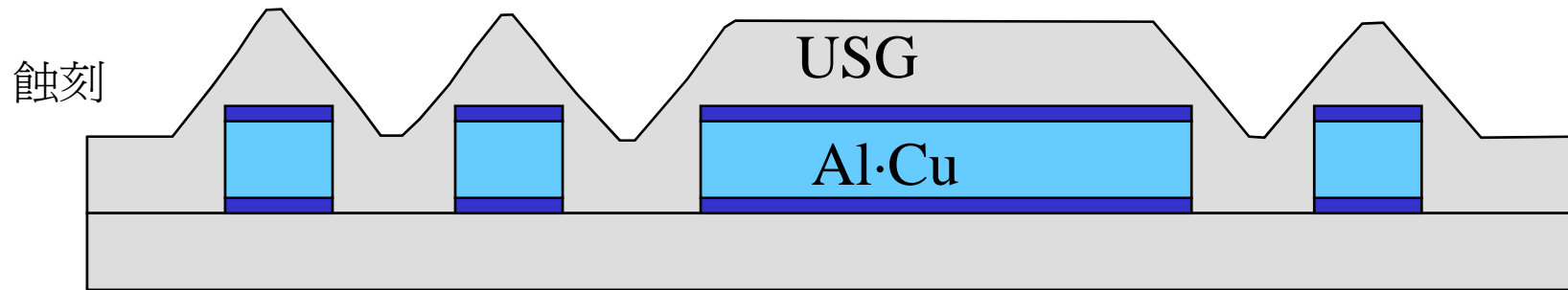
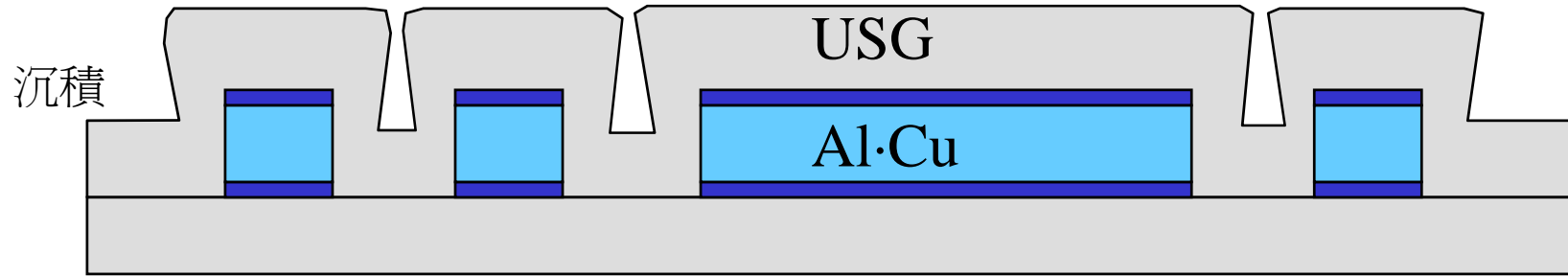
W-CVD之前



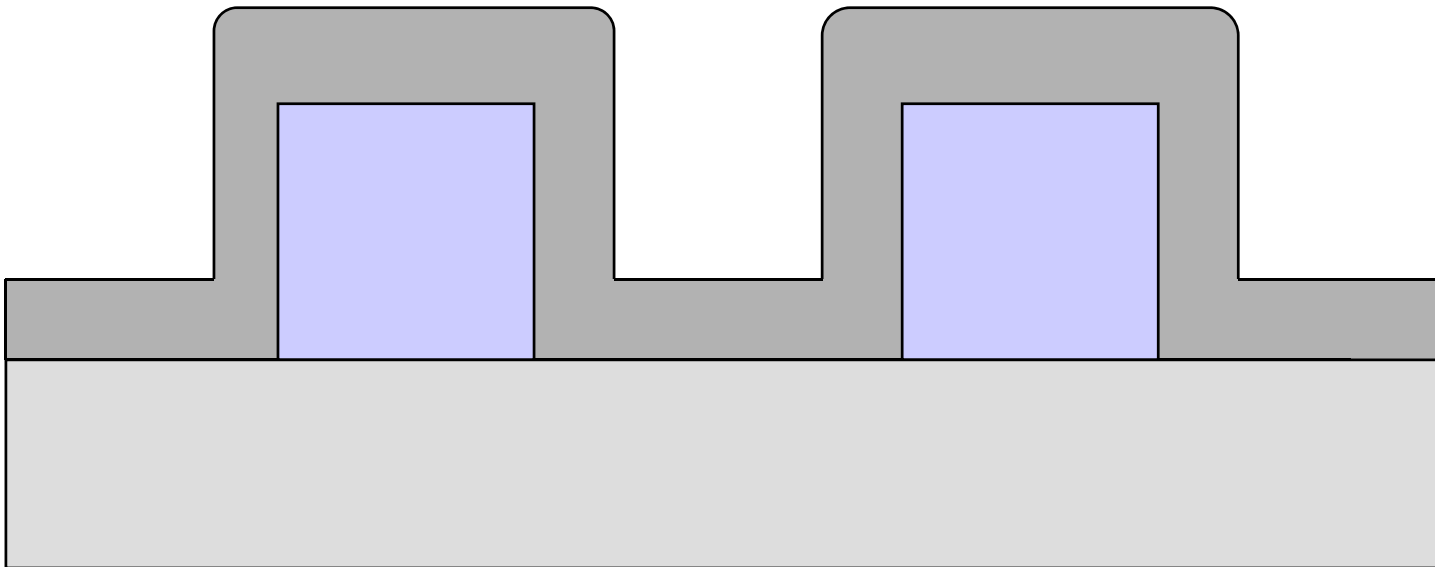
# 不需要的鎢線在閘極之間



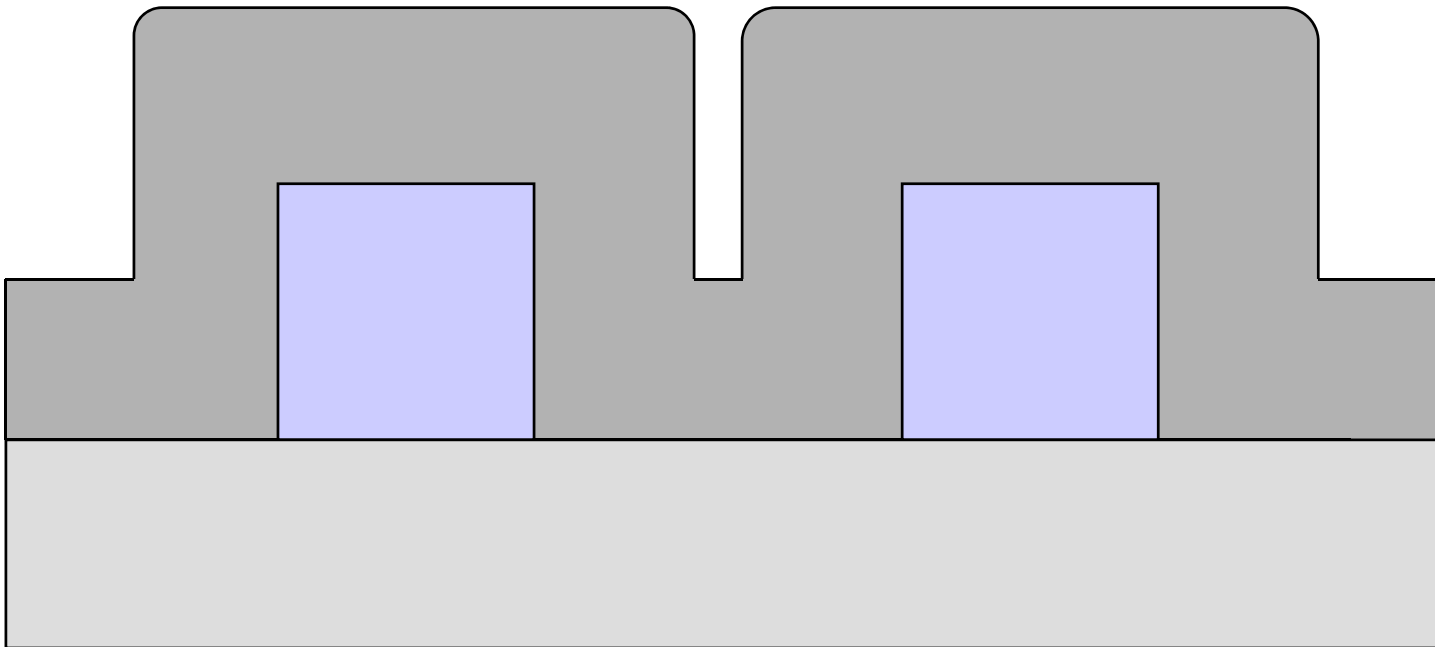
# 沉積/蝕刻/沉積



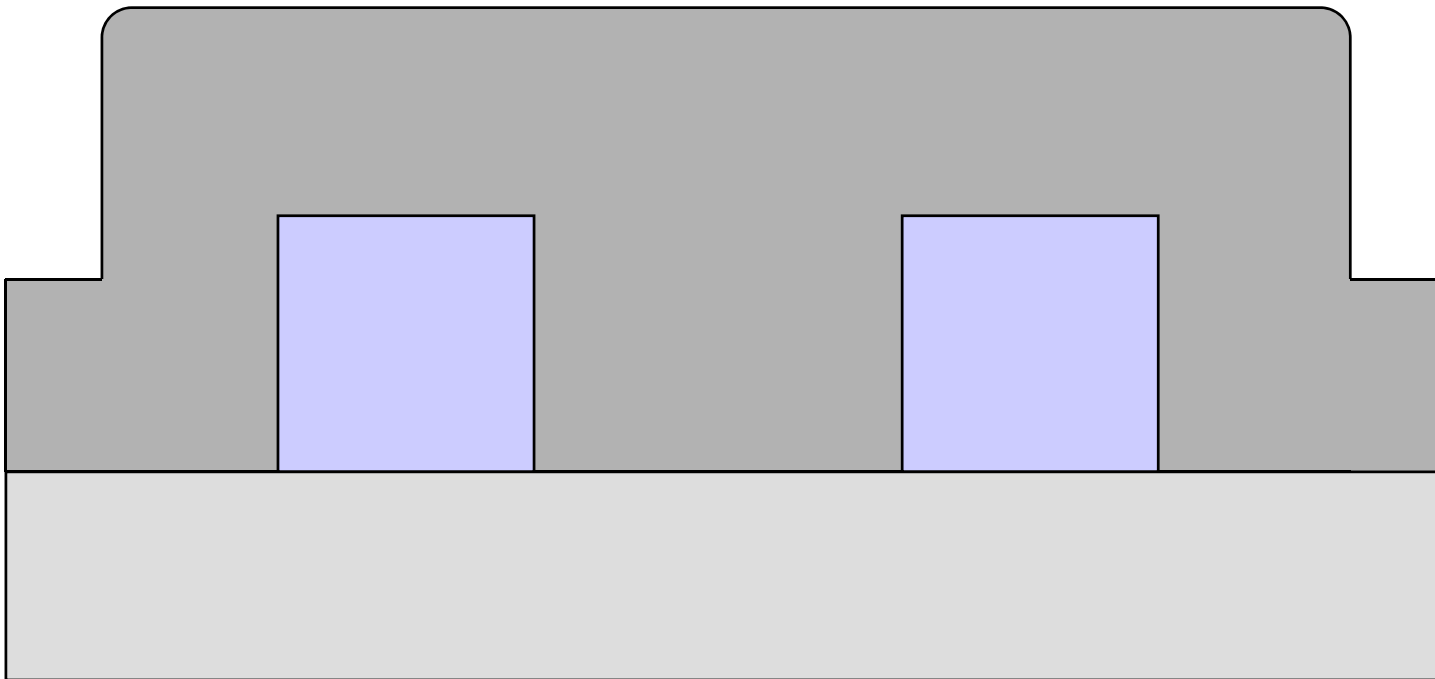
# 似型性沉積間隙填充



# 似型性沉積間隙填充

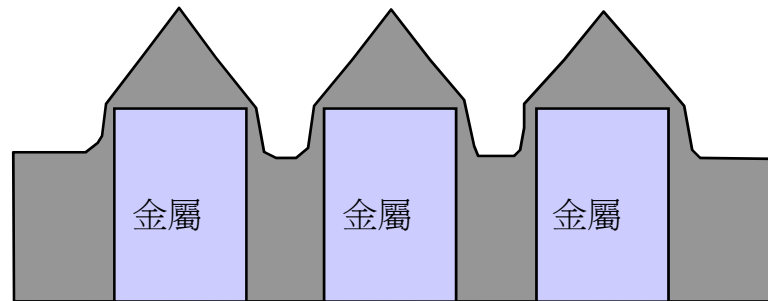
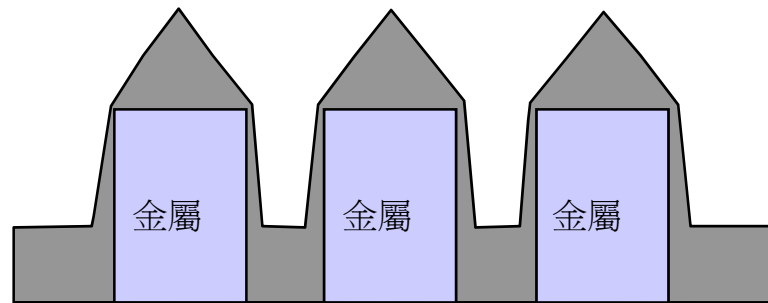
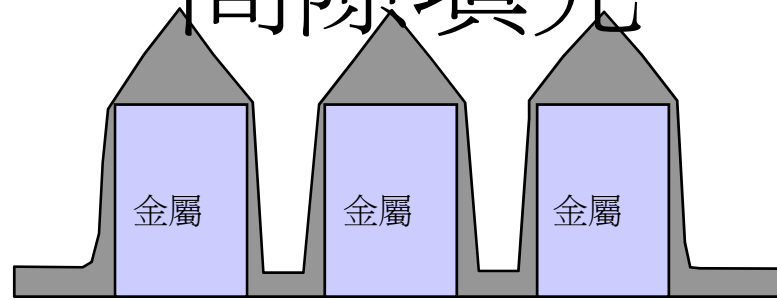


# 似型性沉積間隙填充



# 高密度CVD (HDP CVD)

## 間隙填充



# 表面吸附

- 決定源材料表面遷移率
- 影響階梯覆蓋和間隙填充
  
- 物理吸附 (physisorption)
- 化學吸附 (chemisorption)



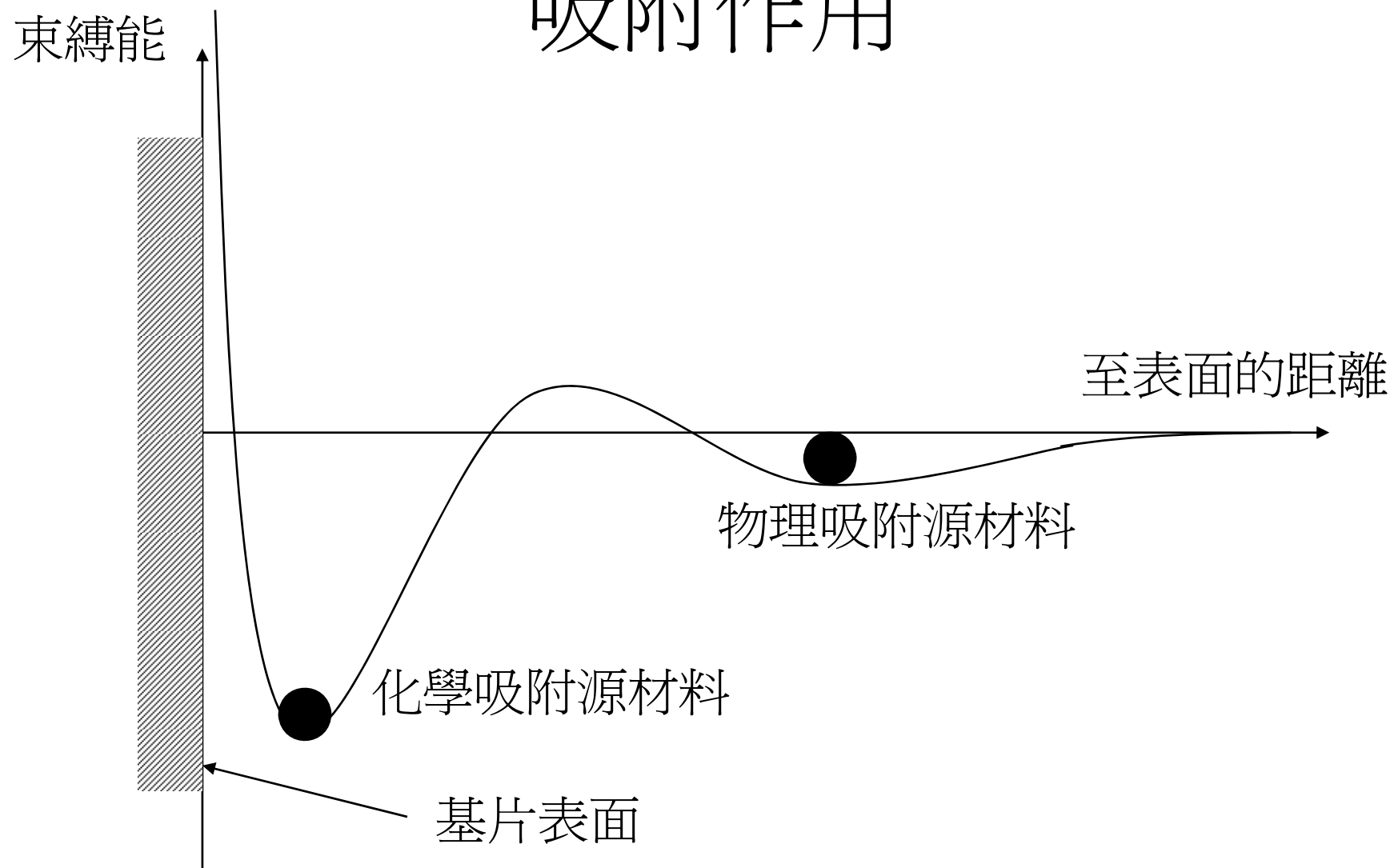
# 化學吸附 (chemisorption)

- 實際的化學鍵在表面原子和吸附源材料分子間
- 鍵能通常超過 2 eV
- 低的表面遷移率
- 以10 到 20 eV離子轟擊能量在 PECVD 製程中，能導致些許化學吸附源材料的表面遷移

# 物理吸附 (physisorption)

- 弱的鍵結在表面和源材料之間
- 鍵結能量通常小於 0.5 eV
  - 氫鍵
  - 凡得瓦力
- 離子轟擊和在400 °C的加熱可以導致物理吸附源材料的遷移
- 高的表面遷移率

# 吸附作用



# 介電質 CVD 的源材料

- 矽烷 (Silane , $\text{SiH}_4$ )
- TEOS四乙氧基矽烷(tetra-ethyl-oxy-silane,  $\text{Si}(\text{OC}_2\text{H}_5)_4$ )

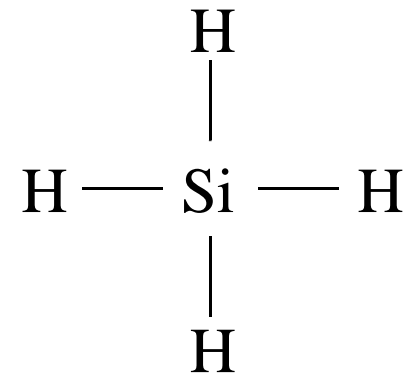
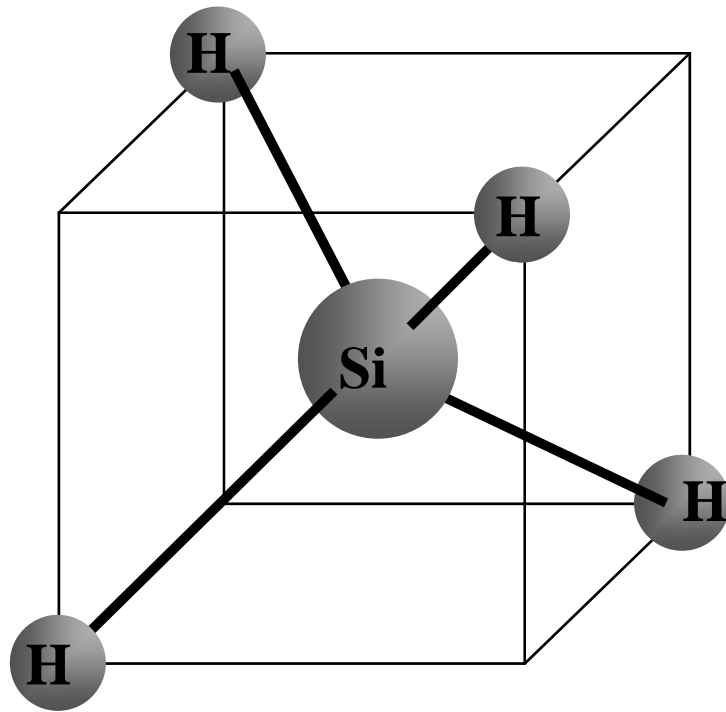
# CVD 源材料:矽烷

- 介電質 CVD
  - PECVD 鈍化作用的介電質沉積
  - PMD 阻擋用氮化矽層
  - 介電質抗反射層鍍膜 (DARC)
  - 高密度電漿 CVD 氧化物製程
- LPCVD 多晶矽和氮化矽
- 金屬 CVD
  - W CVD 製程的成核步驟
  - $WSi_x$  沉積的矽來源

# 介電質 CVD 源材料: 矽烷

- 發火的 (自燃的), 易爆的, 以及有毒的
- 打開一個沒有徹底吹除淨化的矽烷氣體管路會引起火災、小爆炸和使氣體管路佈滿灰塵

# 矽烷分子的結構



# CVD 源材料吸附: 矽烷

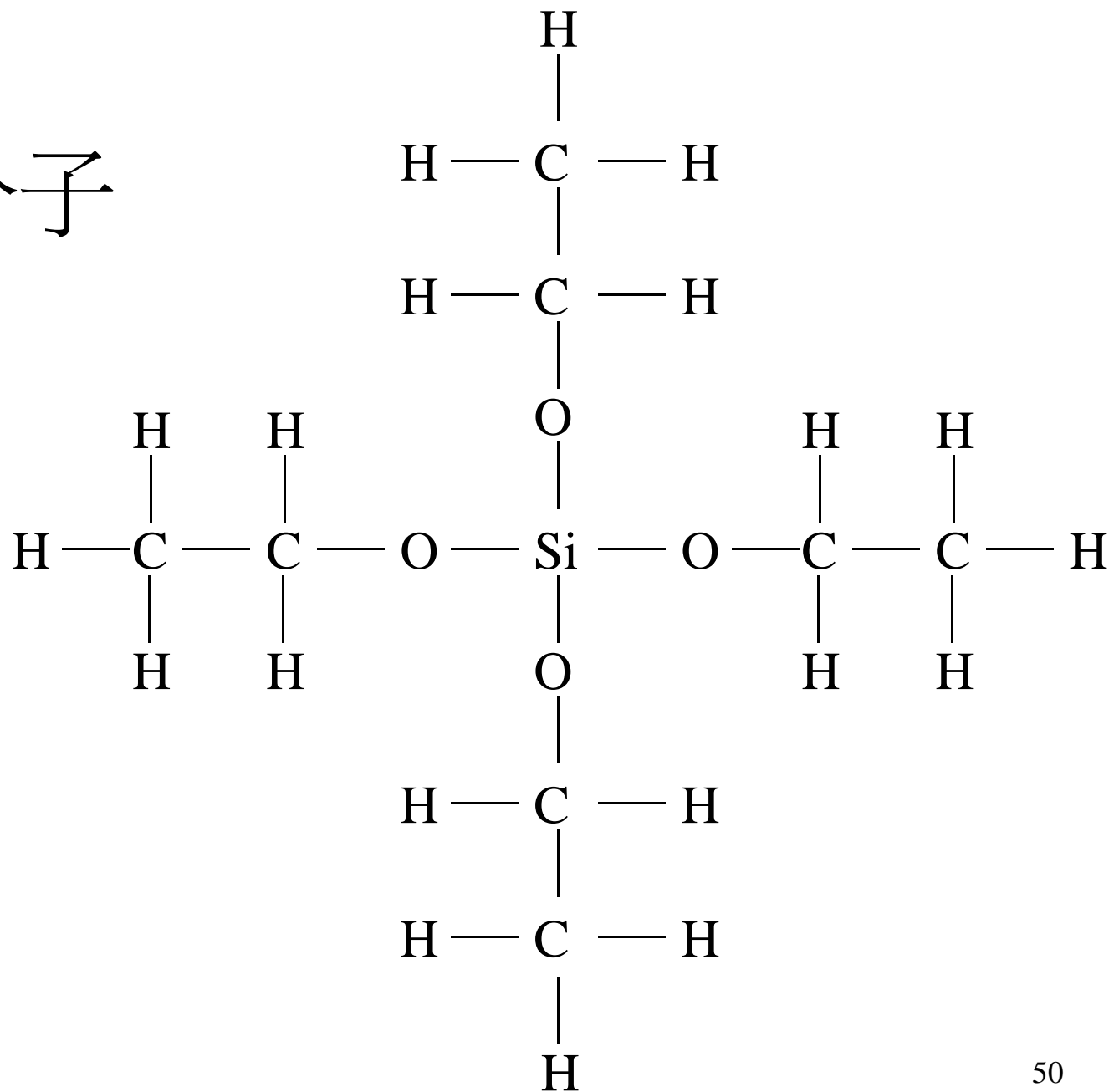
- 矽烷分子是十分對稱的
- 既不是化學吸附也不是物理吸附
- 矽烷的碎片,  $\text{SiH}_3$ ,  $\text{SiH}_2$ , or  $\text{SiH}$ , 可以很容易地和表面形成化學鍵結
- 低的表面遷移率, 懸突和較差的階梯覆蓋



# CVD 源材料吸附: TEOS

- TEOS (tetra-ethyl-oxy-silane,  $\text{Si}(\text{OC}_2\text{H}_5)_4$ )
- 大的有機分子
- TEOS 分子不是十分對稱的
- 能形成氫鍵和物理吸附
- 高的表面遷移率
- 好的階梯覆蓋, 似型性, 和間隙填充
- 廣泛使用在氧化物的沉積上

# TEOS 分子



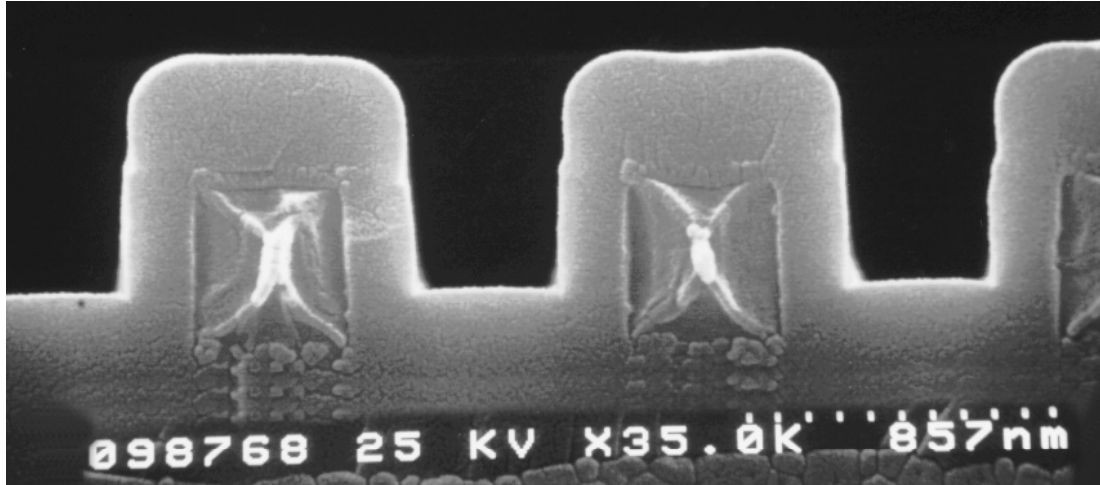
# 黏附係數 ( Sticking Coefficient )

- 是指源材料原子和表面原子在一次碰撞中形成化學鍵結的可能性
- 可以藉由一個已計算100%黏附係數的沉積速率和真實量測到的沉積率來做比較計算

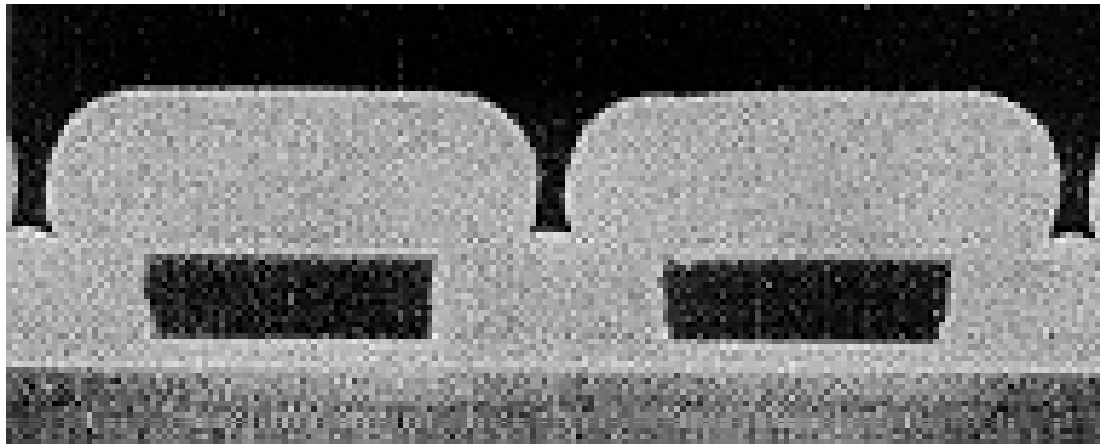
# 黏附係數

源材料	黏附係數
SiH <sub>4</sub>	$3 \times 10^{-4}$ to $3 \times 10^{-5}$
SiH <sub>3</sub>	0.04 to 0.08
SiH <sub>2</sub>	0.15
SiH	0.94
TEOS	$10^{-3}$
WF <sub>6</sub>	$10^{-4}$

# TEOS 和矽烷氧化物的階梯覆蓋

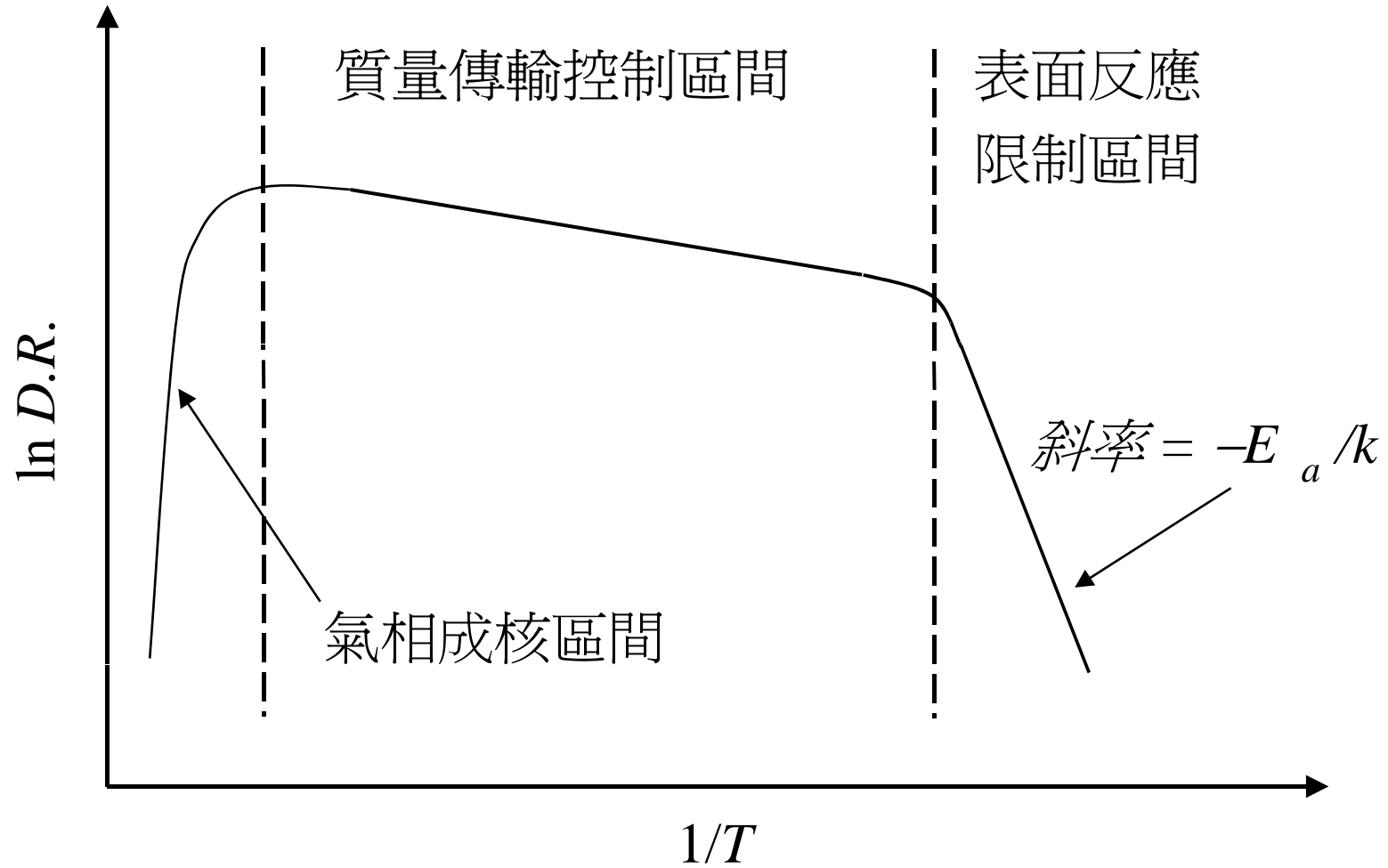


TEOS

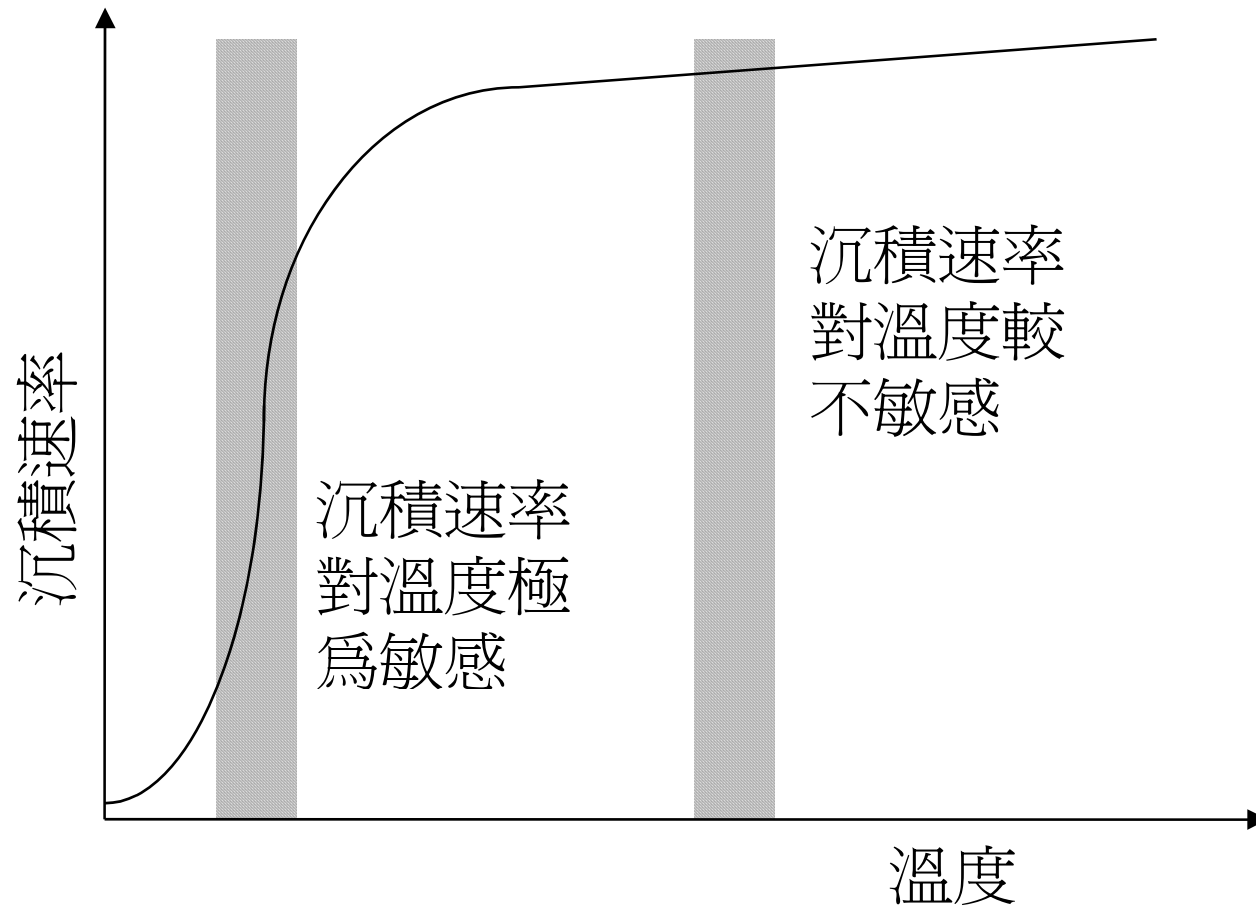


矽烷

# 沉積區間



# 沉積區間



# CVD 反應器沉積區間

- 大部分的單晶圓製程反應器都是設計在質量傳輸控制區間操作
- 對於氣體的流量控制是容易的
- 電漿或是不穩定的化學反應物像臭氧會被用來在相當低溫時達到質量傳輸控制區間



# 淺溝槽絕緣(STI)

成長襯墊氧化層  
沉積氮化矽

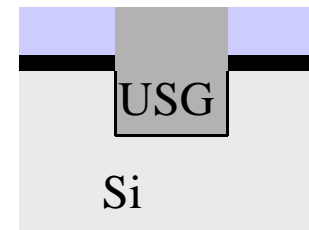
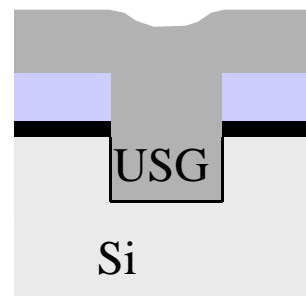
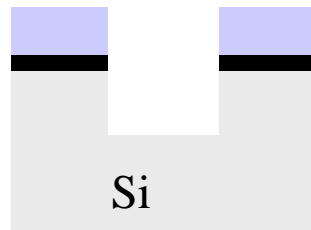
蝕刻氮化矽,  
氧化矽和矽  
基片

成長阻擋氧  
化層

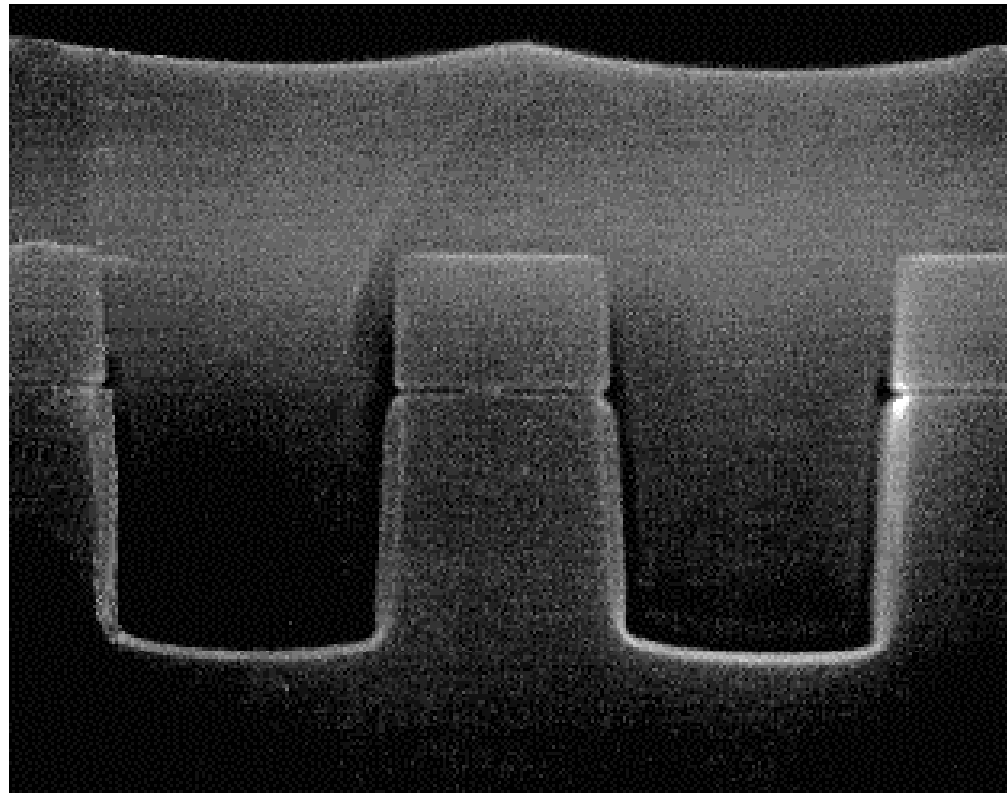
CMP USG  
USG退火

剝除氮化矽  
和氧化矽

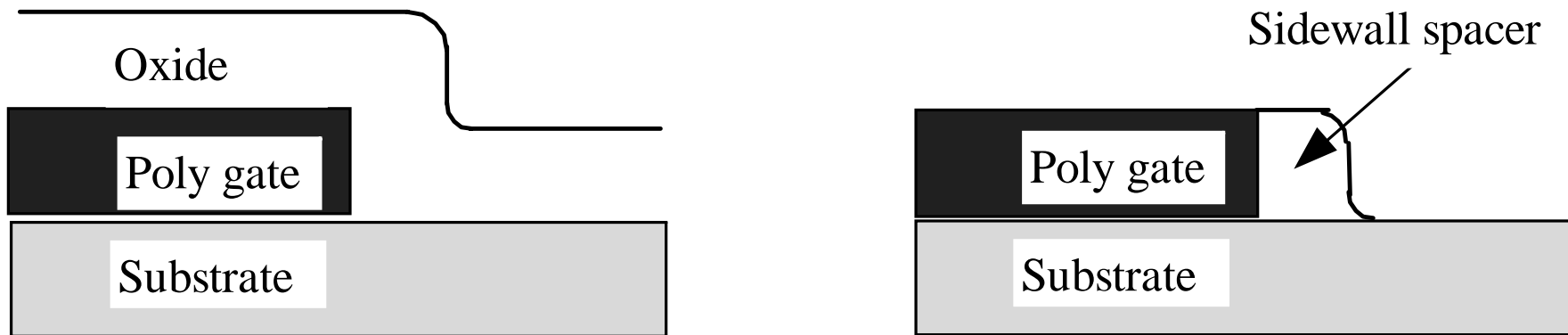
CVD USG  
溝槽填充



# 淺溝槽絕緣(STI)

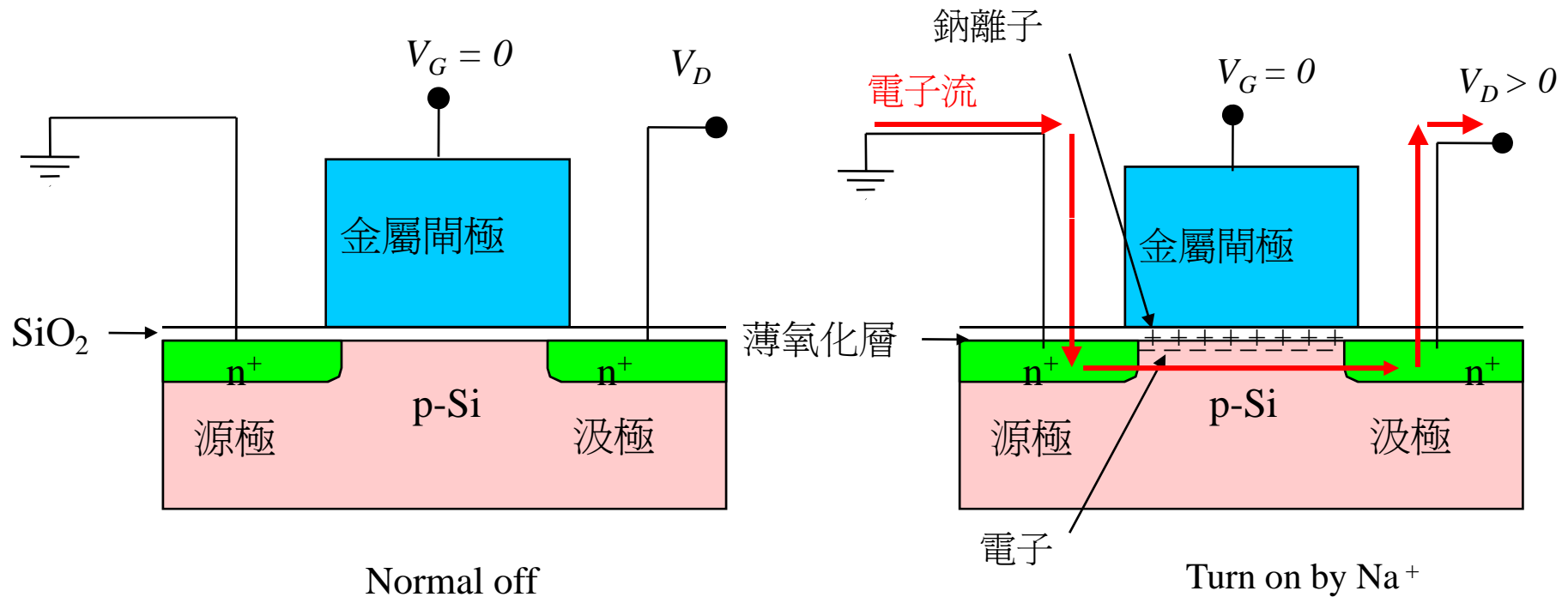


# 側壁空間層形成

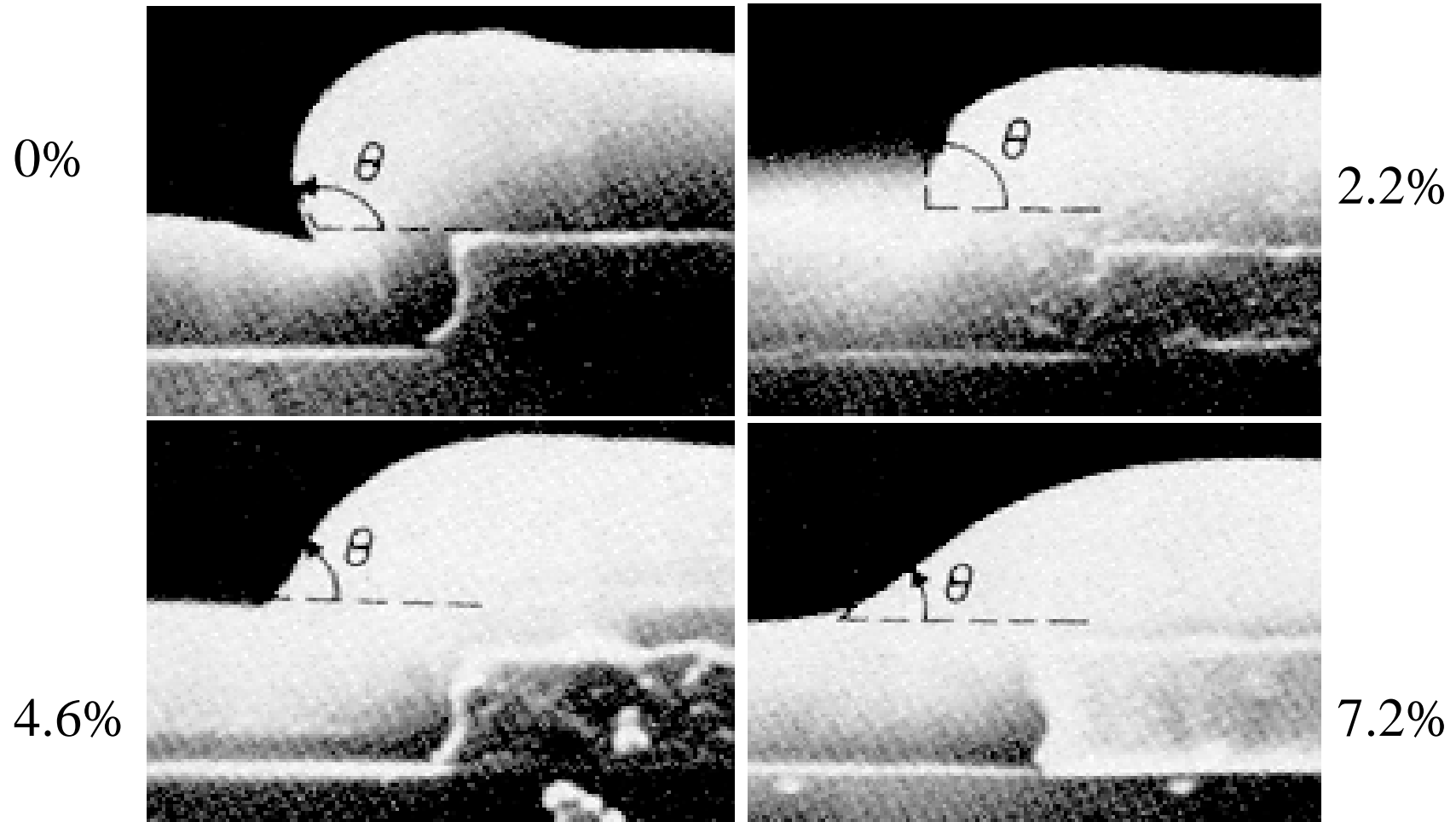


- 低摻雜汲極 (LDD)
- 自我對準矽化物 (Salicide)

# 鈉離子在 MOSFET 的影響

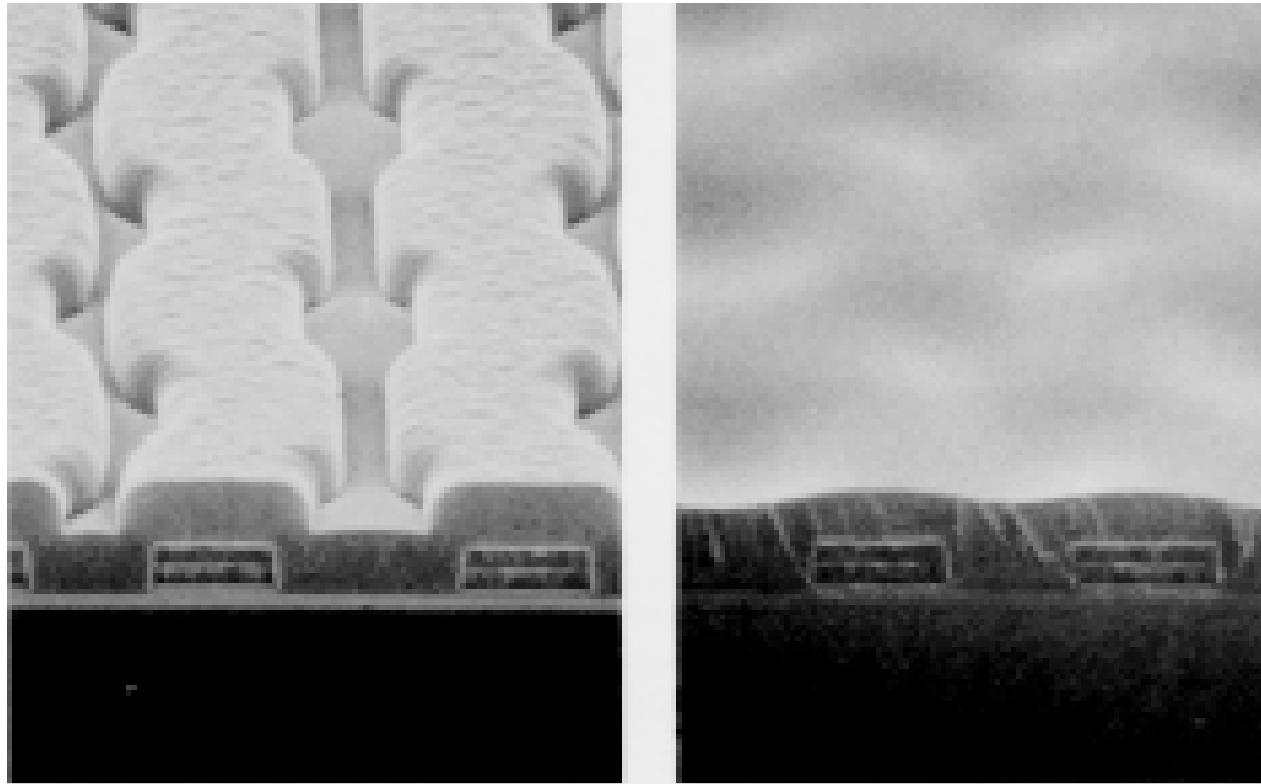


# PSG 再流動圓滑在 1100 °C, N<sub>2</sub>, 20 min.



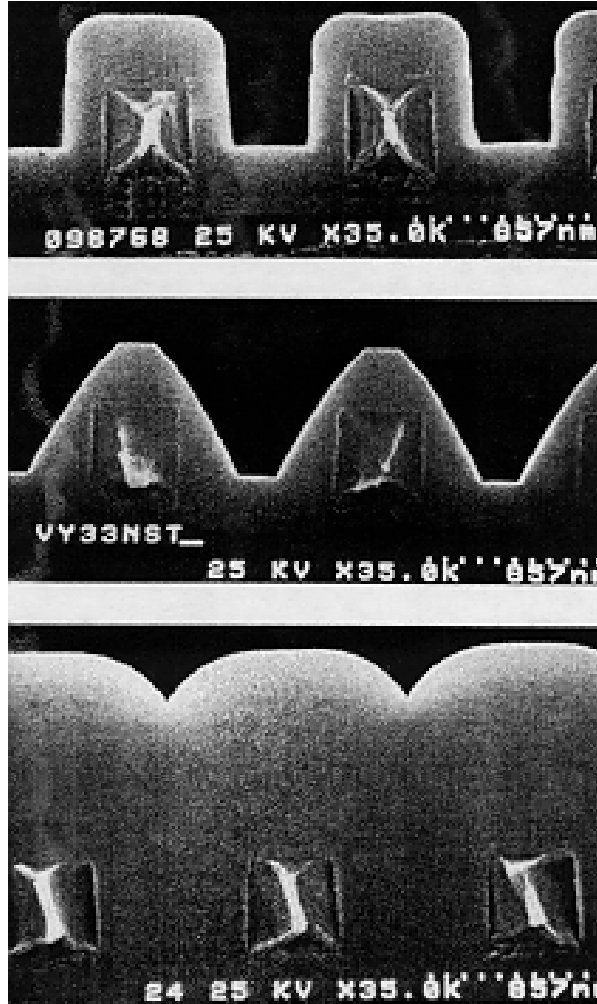
Source: *VLSI Technology*, by S.M. Sze

4×4 BPSG 再流動於 850 °C,  
30 分鐘, N<sub>2</sub> 氣體充填下



# PE-TEOS

Photo courtesy:  
Applied Materials



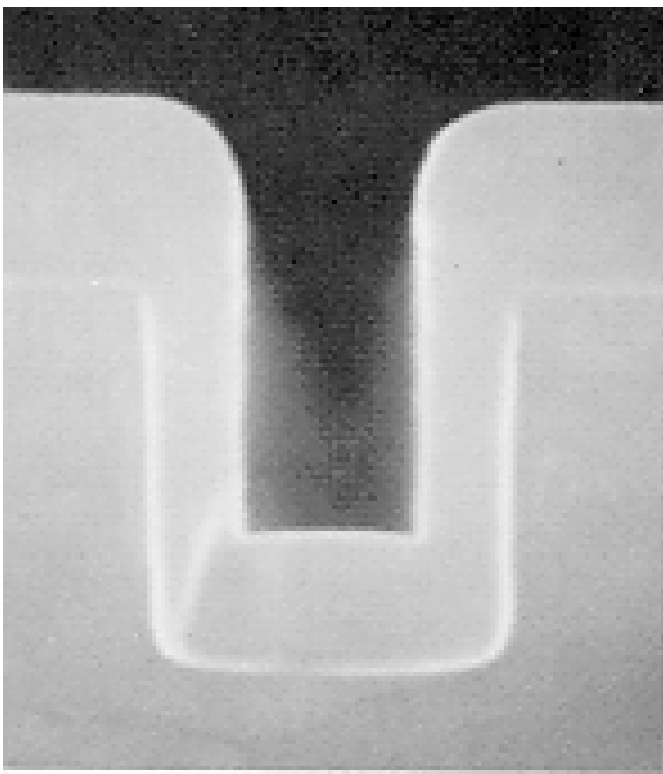
- PE-TEOS

- Sputtering etchback

- PE-TEOS

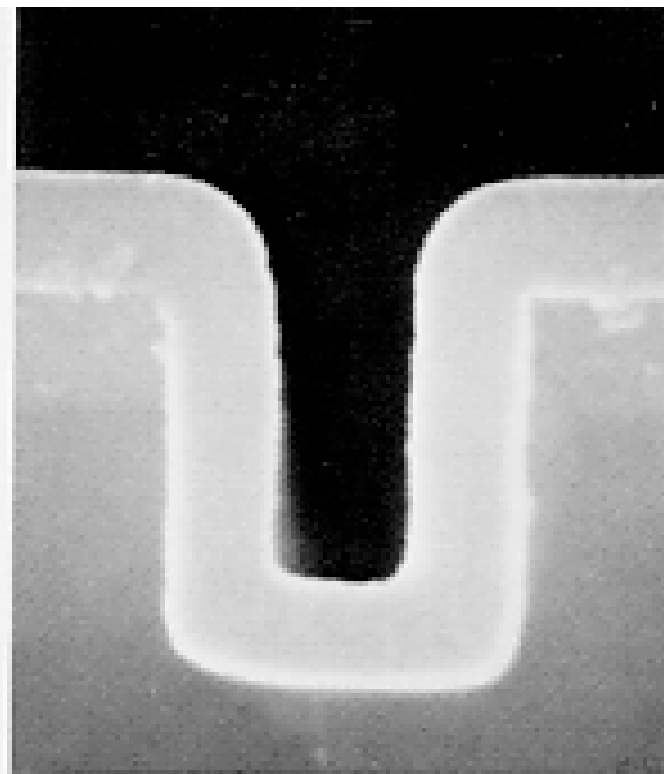
# O<sub>3</sub>-TEOS 及 PE-TEOS

PE-TEOS



階梯覆蓋: 50%  
似型性: 87.5%

臭氧-TEOS



階梯覆蓋: 90%  
似型性: 100%



# 高密度電漿 CVD

- HDP-CVD: 沉積和濺鍍蝕刻在同一時間
- USG 作為STI 應用
- USG 和 FSG 作為 IMD 應用
- PMD 作為 PMD 應用

# 介電質薄膜的特性

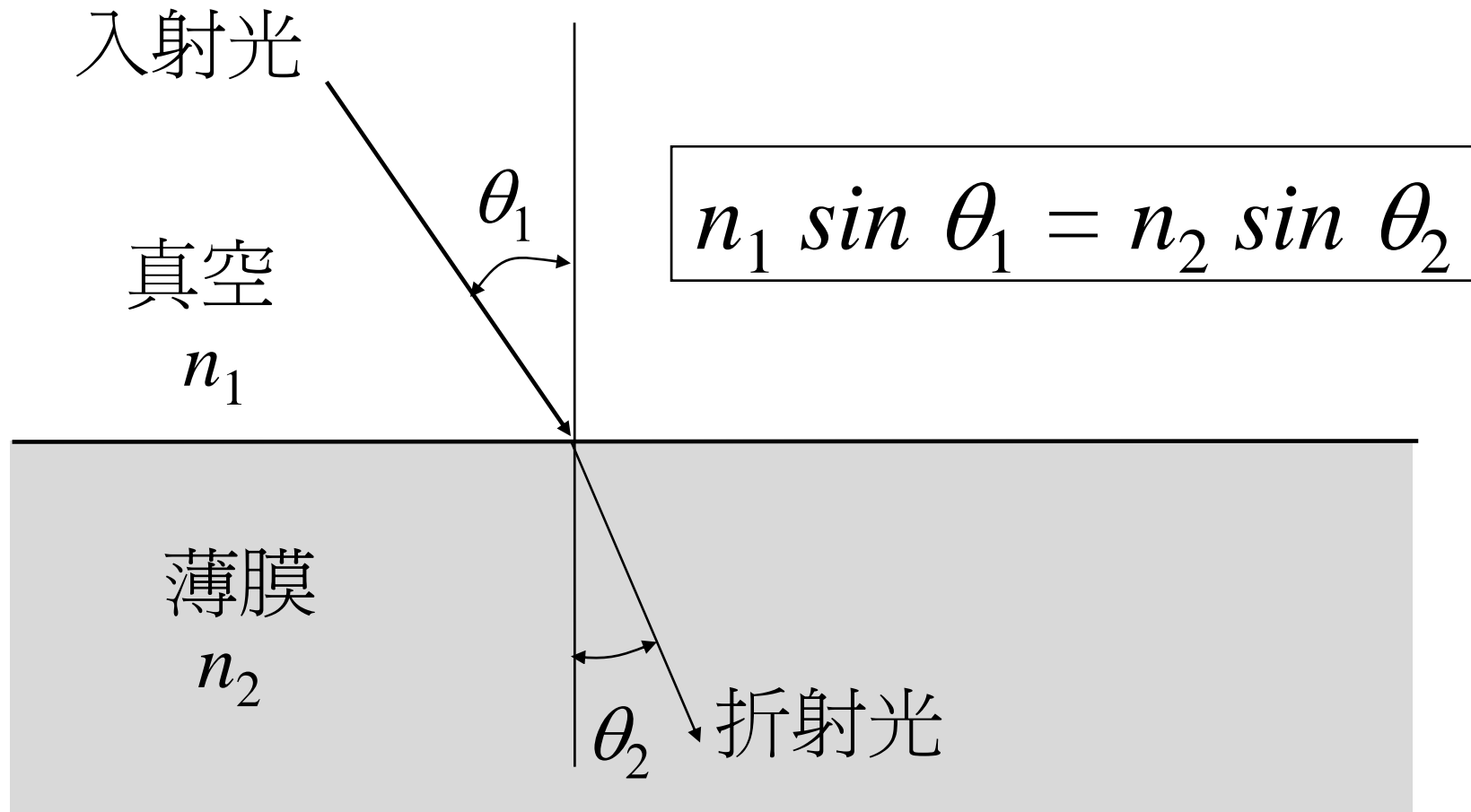
- 折射率
- 厚度
- 均勻性
- 應力
- 微粒

# 折射率

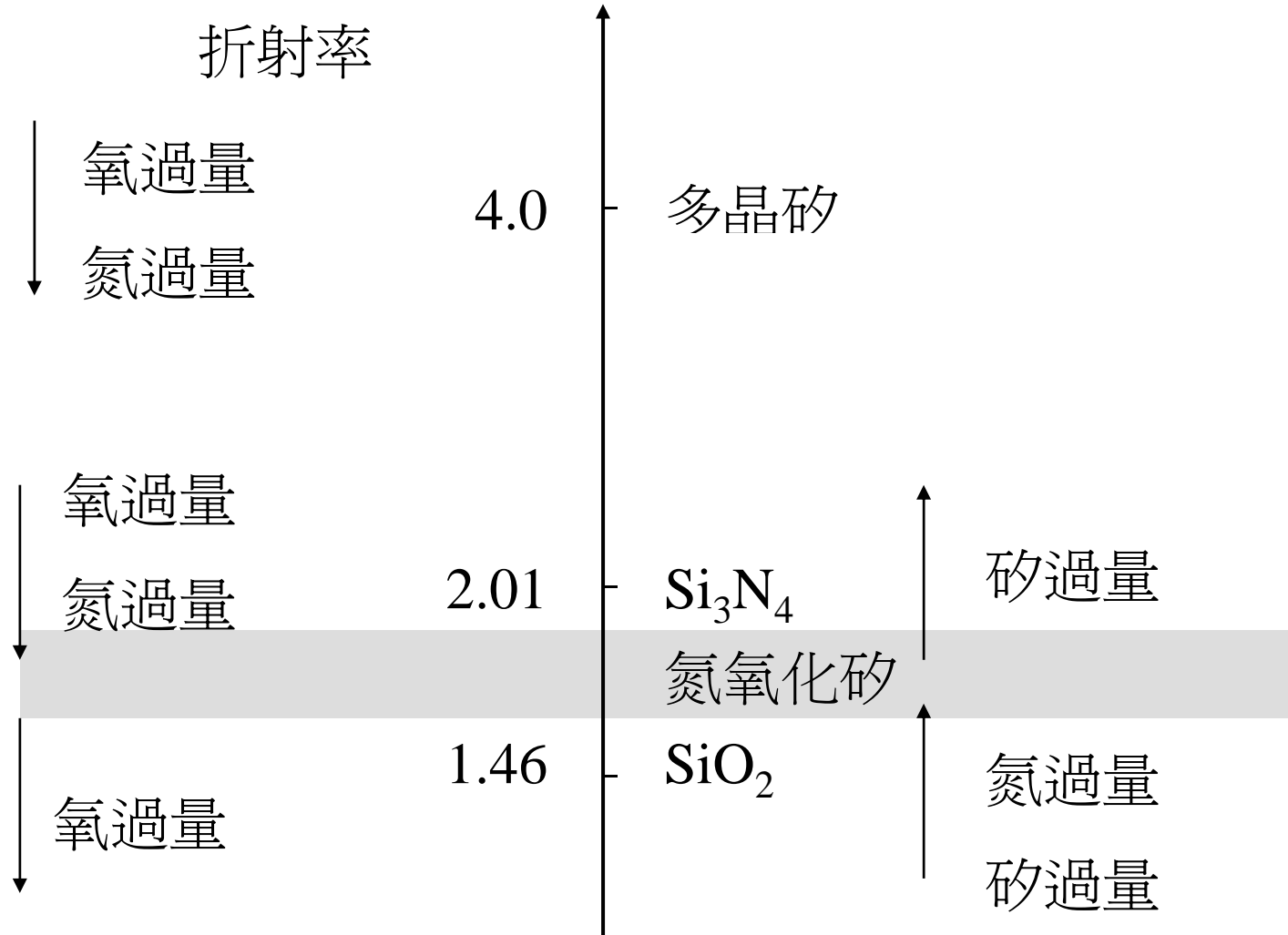
折射率,

$$n = \frac{\text{真空下的光速}}{\text{薄膜中的光速}}$$

# 折射率



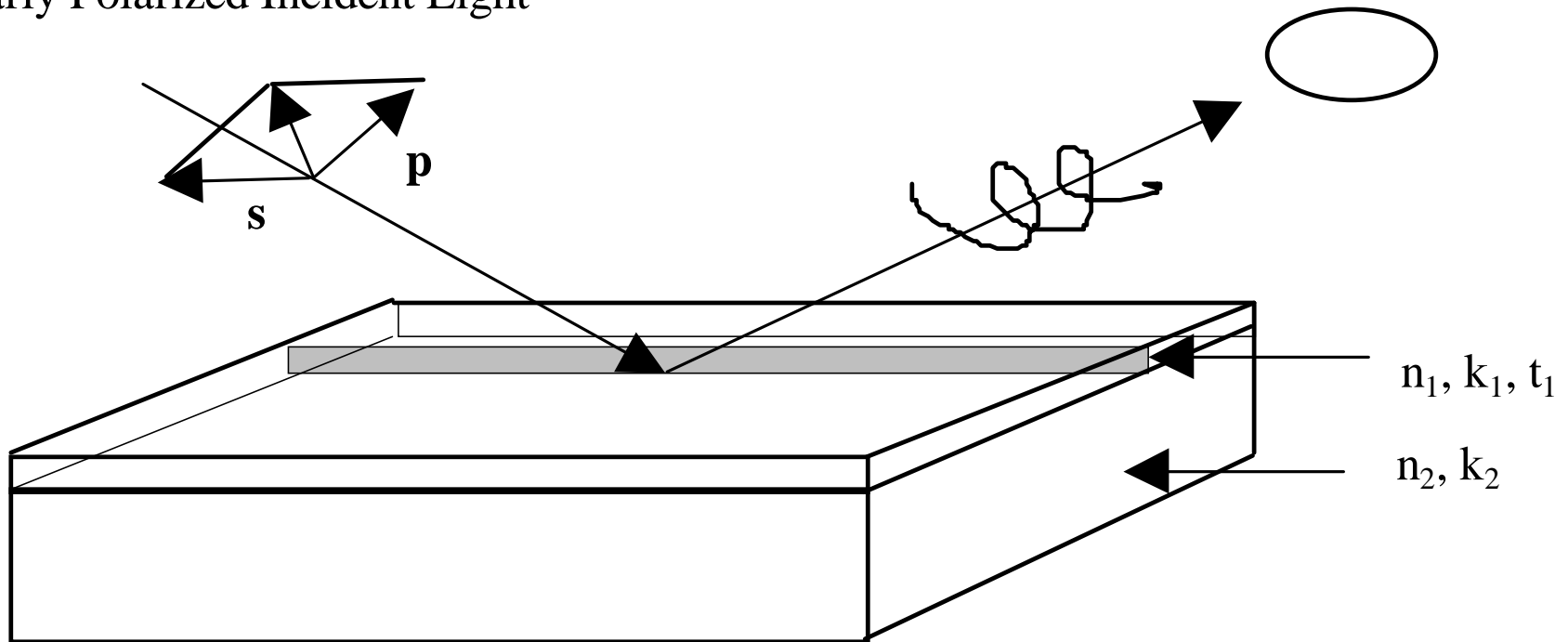
# 薄膜折射率資訊



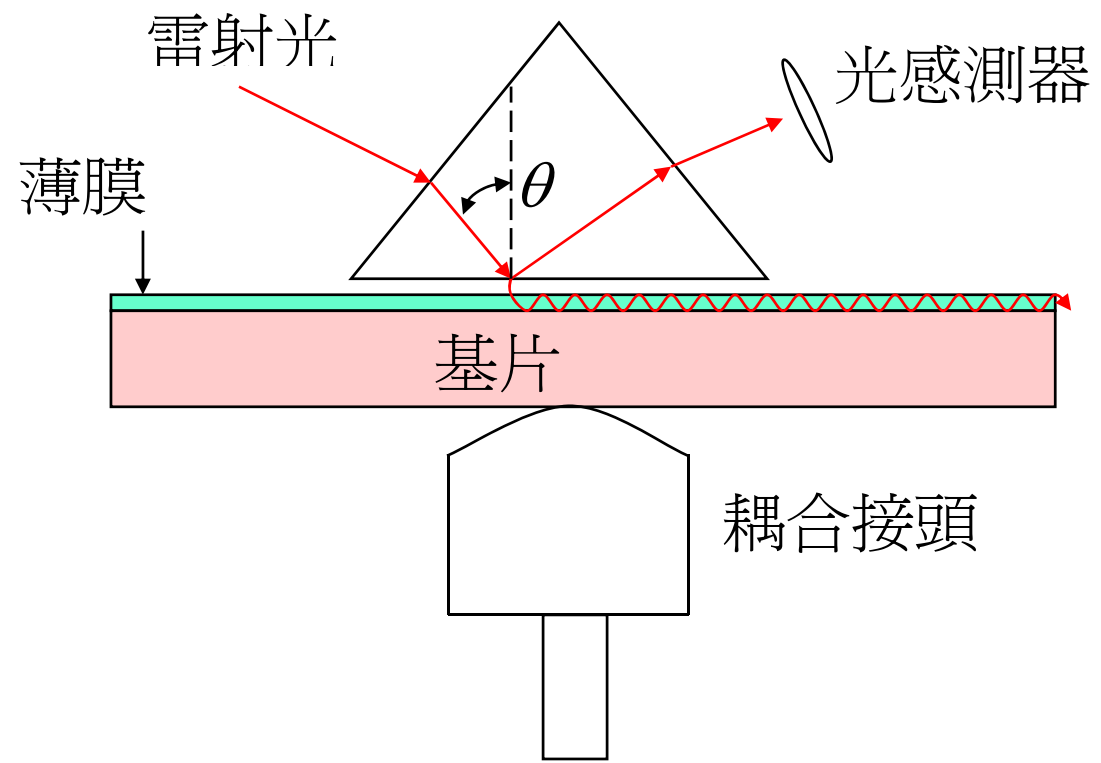
# 橢圓光譜儀系統

Linearly Polarized Incident Light

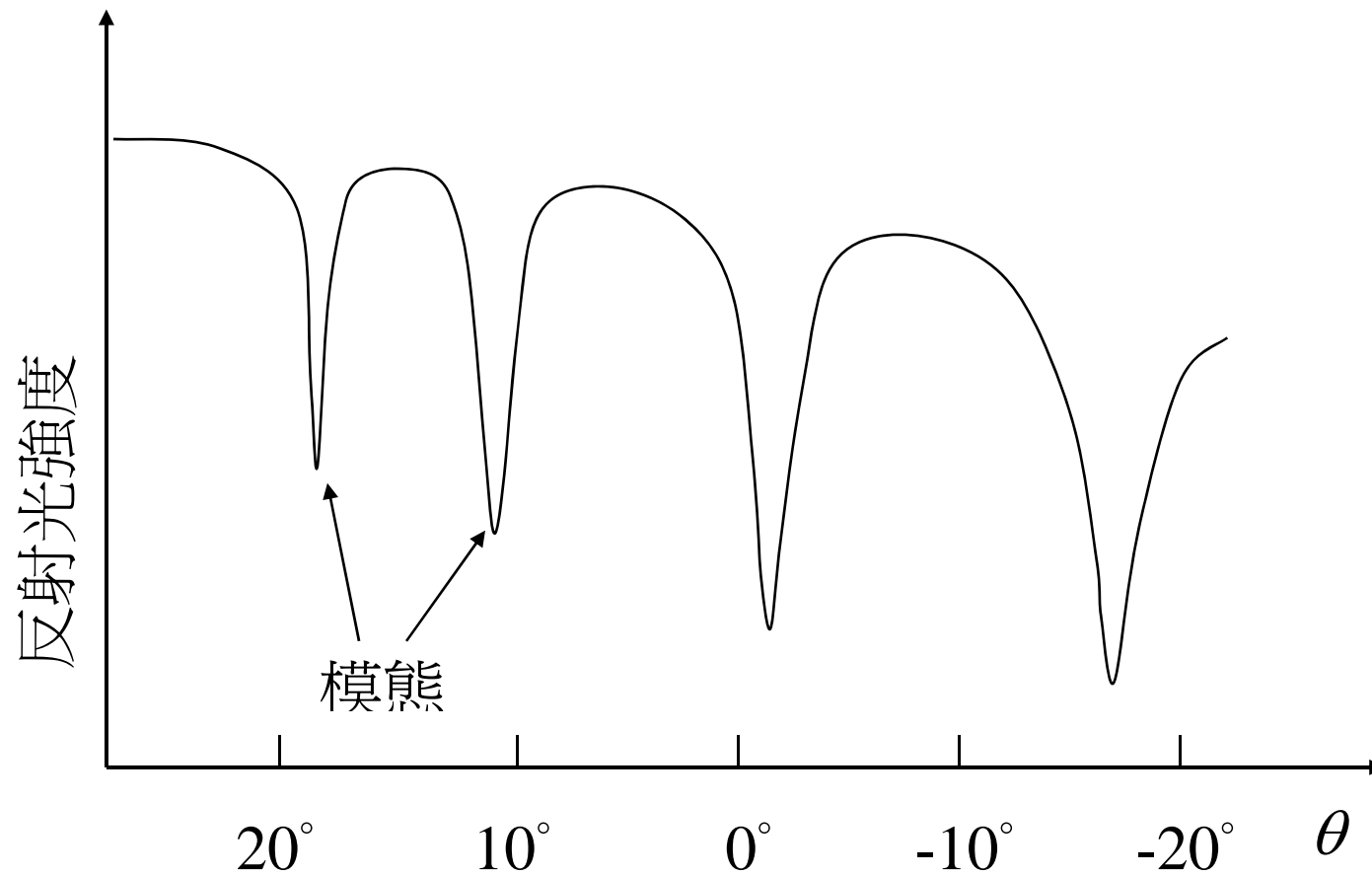
Elliptically Polarized Reflected Light



# 稜鏡耦合器圖示



# 反射光強度與入射角的關係





# 沉積速率

$$\text{沉積速率} = \frac{\text{沉積薄膜厚度}}{\text{沉積時間}}$$

# 濕蝕刻率

$$\text{濕式蝕刻速率} = \frac{\text{蝕刻過後厚度變化量}}{\text{蝕刻時間}}$$

$$\text{濕式蝕刻速率比率} = \frac{\text{CVD 薄膜厚度變化量}}{\text{加熱成長的二氧化矽薄膜厚度變化量}}$$

# 均勻性

- 多點量測
- 定義
- 平均值:
- 標準差:

$$\bar{x} = \frac{x_1 + x_2 + x_3 + \cdots + x_N}{N}$$

$$\sigma = \sqrt{\frac{(x_1 - \bar{x})^2 + (x_2 - \bar{x})^2 + (x_3 - \bar{x})^2 + \cdots + (x_N - \bar{x})^2}{N - 1}}$$

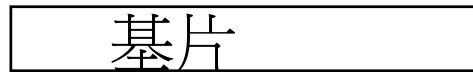
- 標準差非均勻性:  $\sigma/x$

# 應力

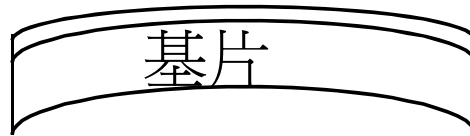
- 材料間的不匹配
- 兩種不同的應力, 本質應力和異質應力
- 本質應力在薄膜成核和成長製程時產生的
- 異質應力則由不同的熱膨脹係數導致的
- 伸張型應力: 如過太高會使薄膜破裂
- 收縮式應力: 如果太大會尖凸

# 薄膜應力

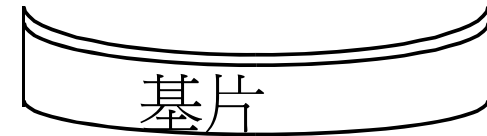
裸晶圓



薄膜沉積後

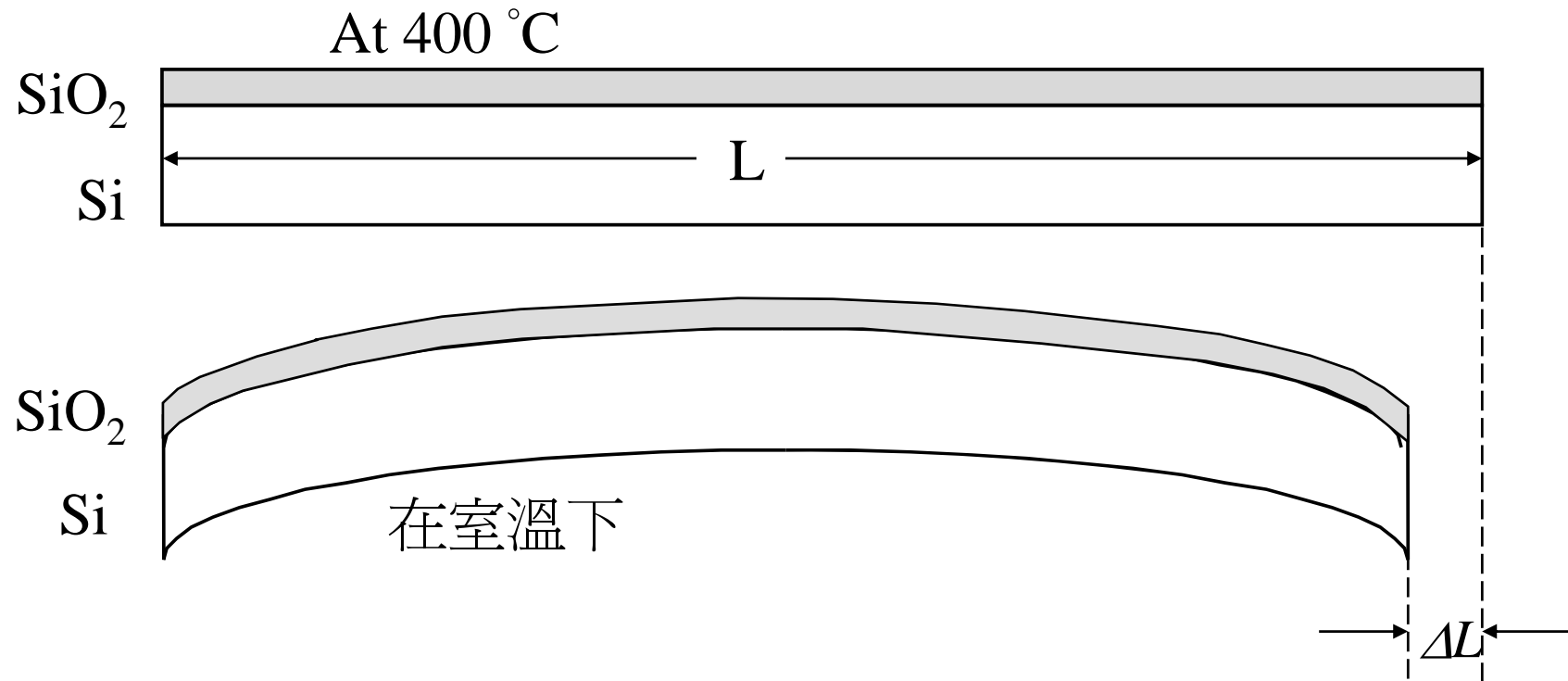


收縮式應力  
力負曲率



伸張式應力  
力正曲率

# 熱應力圖示



$$\Delta L = \alpha \Delta T L$$

# 熱膨脹係數

$$\alpha(\text{SiO}_2) = 0.5 \times 10^{-6} \text{ } ^\circ\text{C}^{-1}$$

$$\alpha(\text{Si}) = 2.5 \times 10^{-6} \text{ } ^\circ\text{C}^{-1}$$

$$\alpha(\text{Si}_3\text{N}_4) = 2.8 \times 10^{-6} \text{ } ^\circ\text{C}^{-1}$$

$$\alpha(\text{W}) = 4.5 \times 10^{-6} \text{ } ^\circ\text{C}^{-1}$$

$$\alpha(\text{Al}) = 23.2 \times 10^{-6} \text{ } ^\circ\text{C}^{-1}$$

# 應力量測

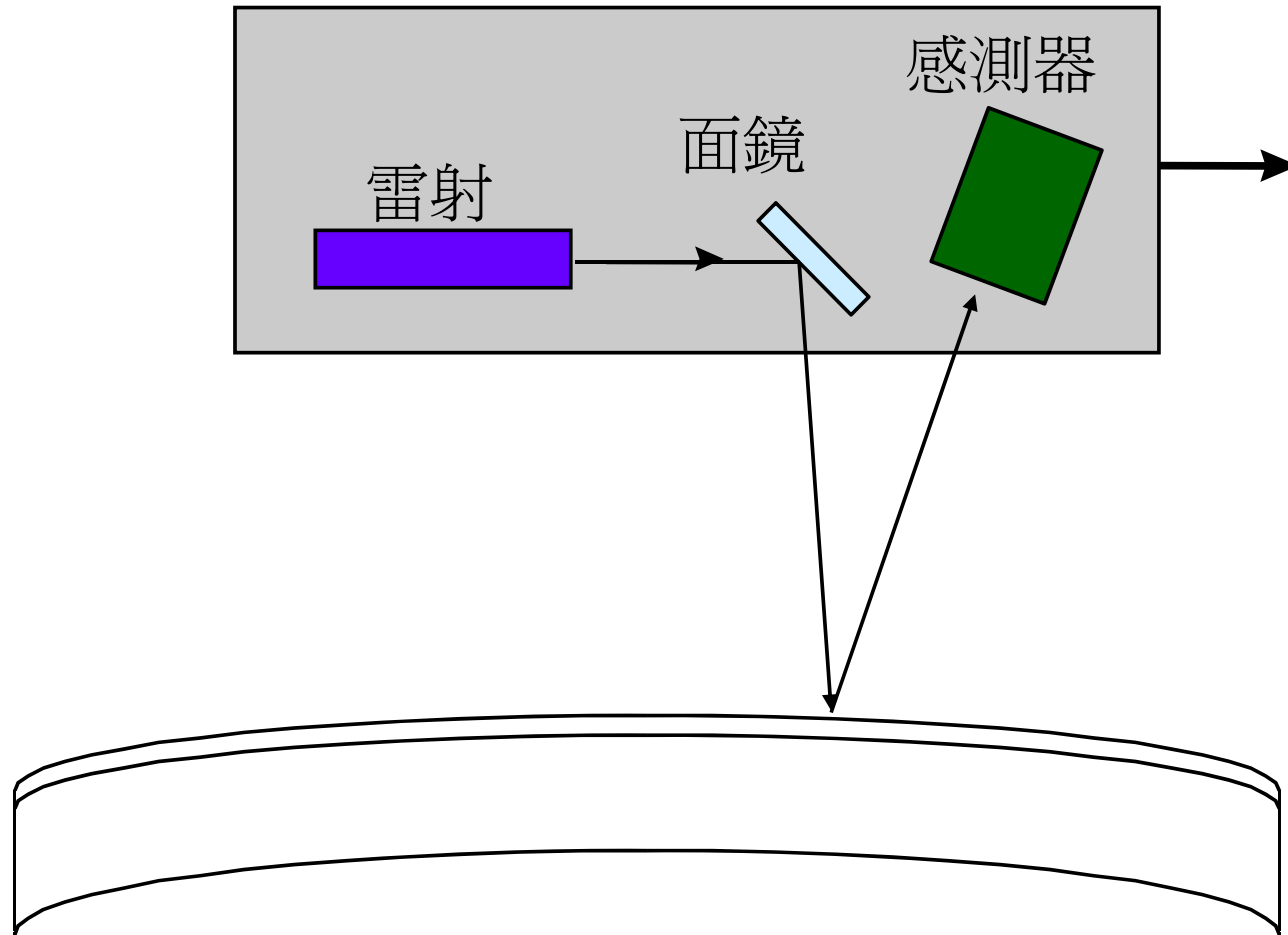
$$\sigma = \frac{E}{1-\nu} \frac{h^2}{6t} \left( \frac{1}{R_2} - \frac{1}{R_1} \right)$$

在薄膜沉積前後晶圓曲率的改變量

雷射光束掃瞄晶圓表面，反射光量出晶圓的曲率



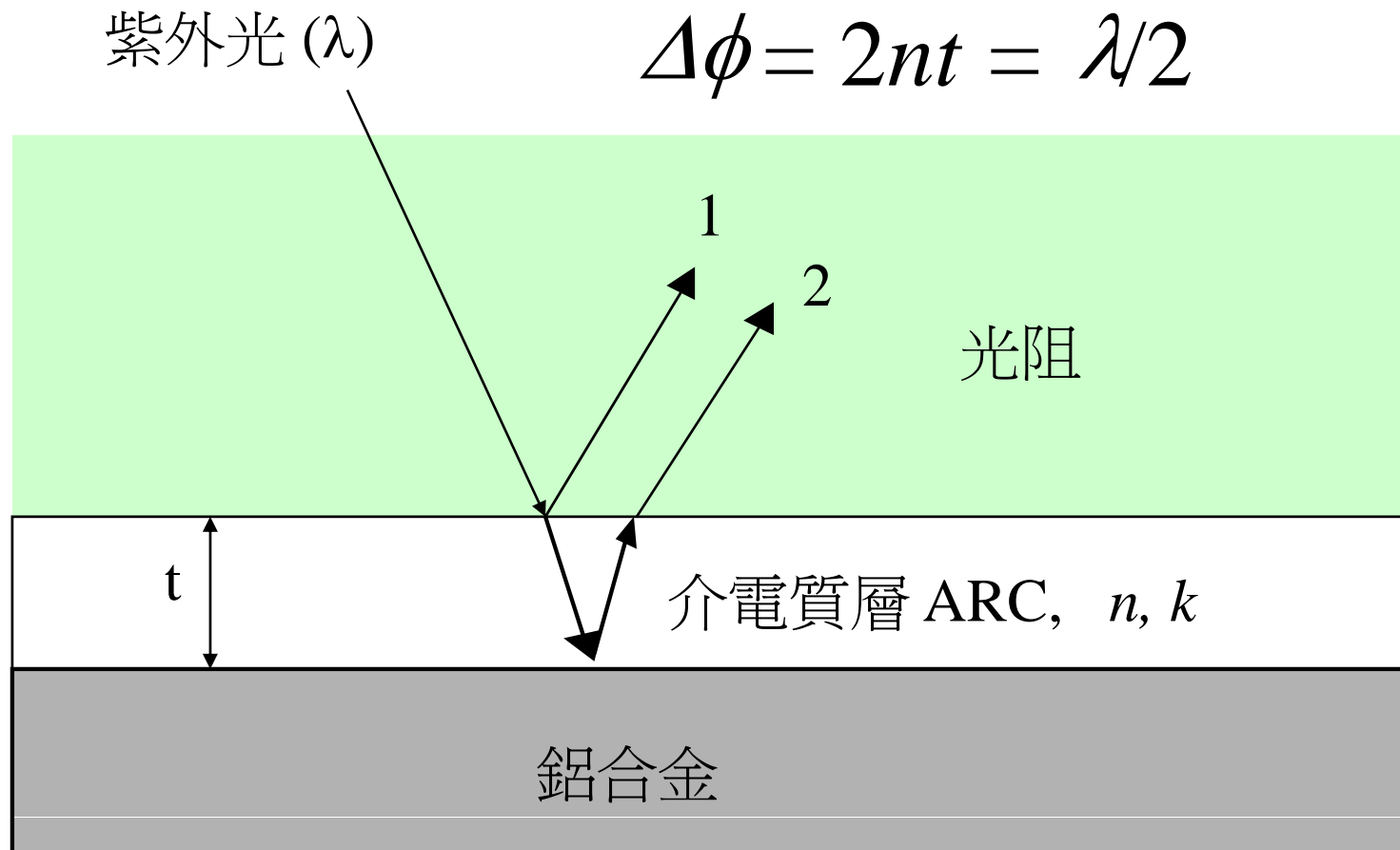
# 應力量測



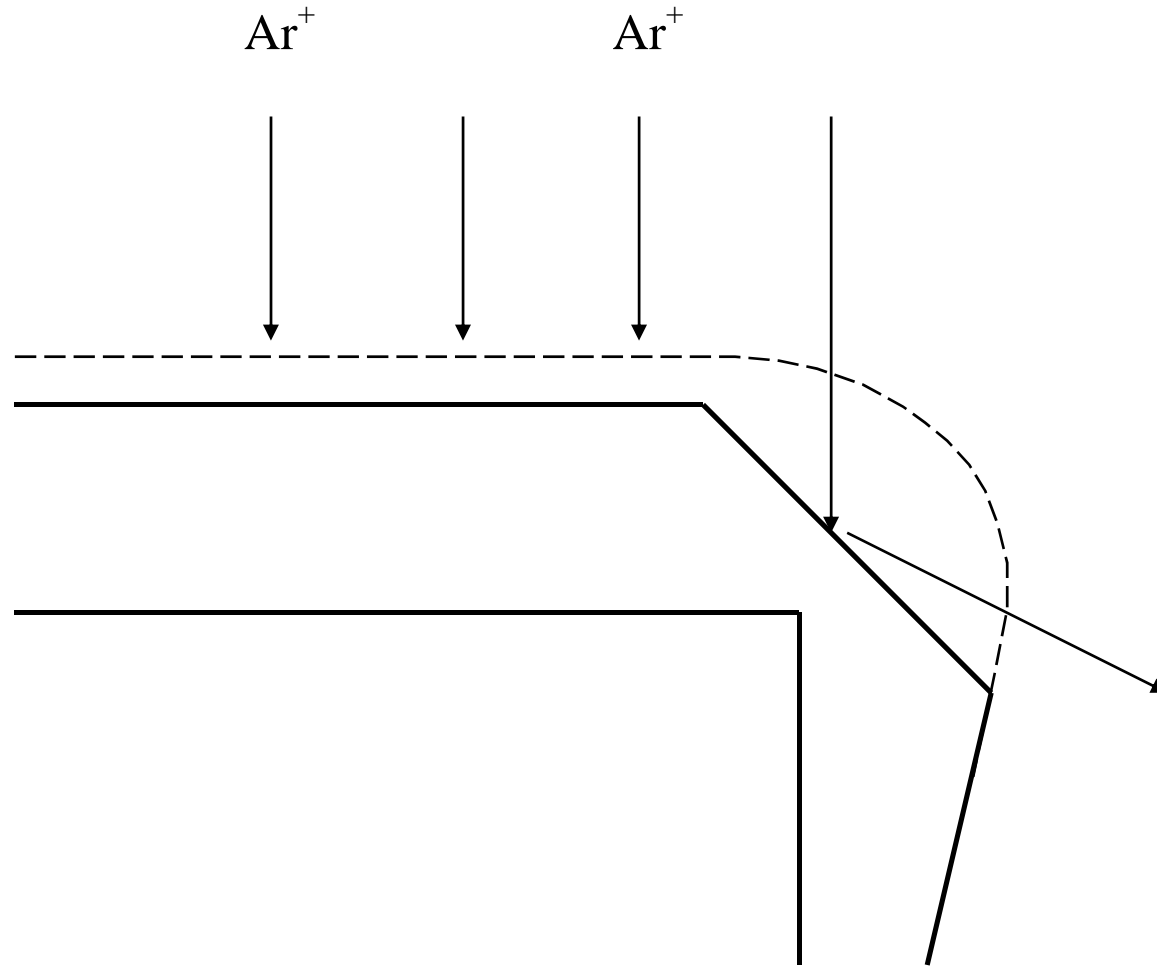
# 介電質抗反射層鍍膜

- 高解析度在微影製程技術
- ARC 層是需要來做減低反射率
- 金屬的 ARC: TiN, 30% 到 40% 反射率
- 對於  $< 0.25 \mu\text{m}$  範圍沒有比它更好
- 介電質 ARC 層作為
  - 在光阻塗佈前旋塗
  - CVD

# 介電質抗反射層鍍膜



# 濺射角落的消除



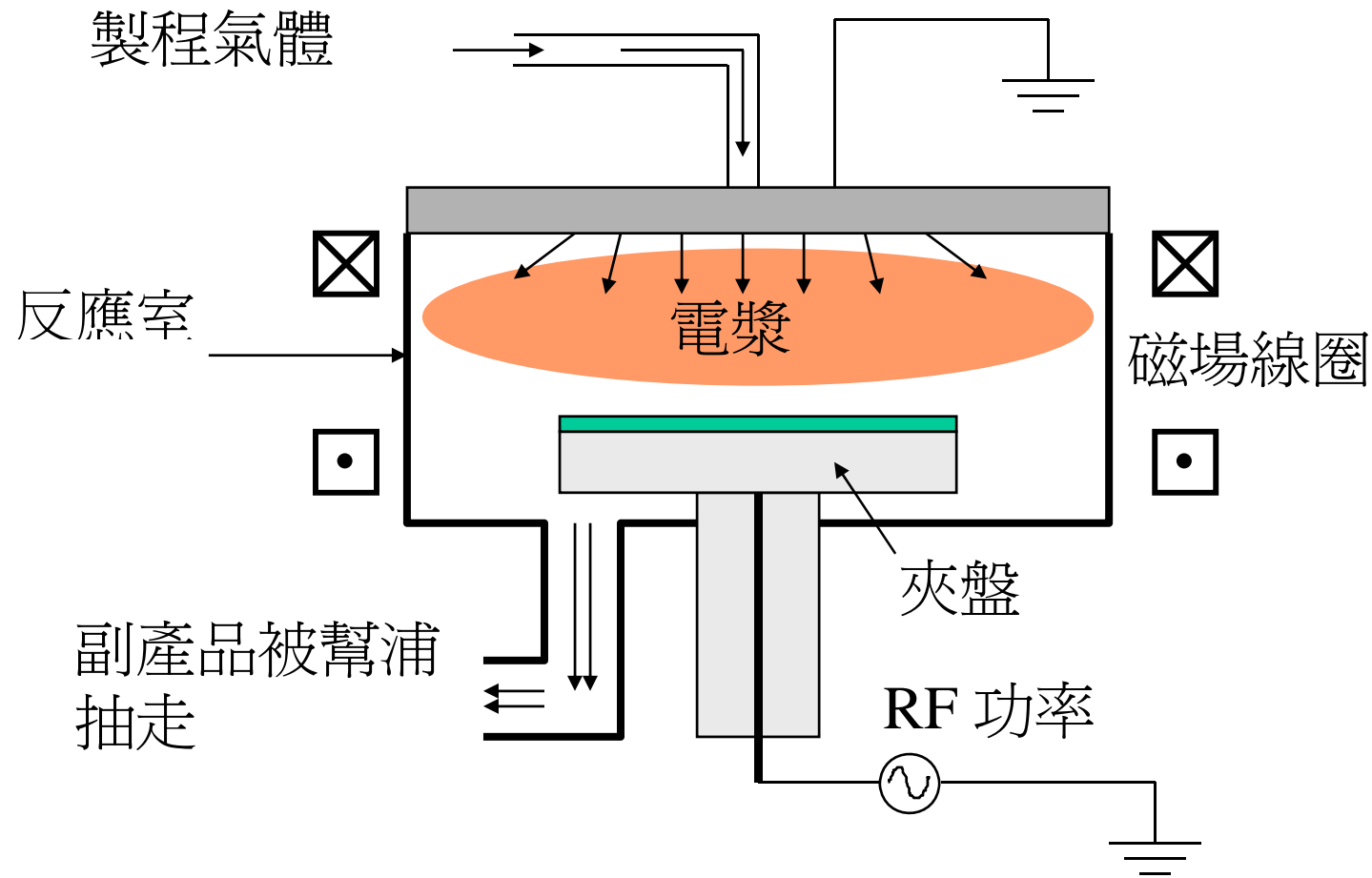
# 問題

- 爲什麼濺射蝕刻製程通常使用氬當作製程氣體?

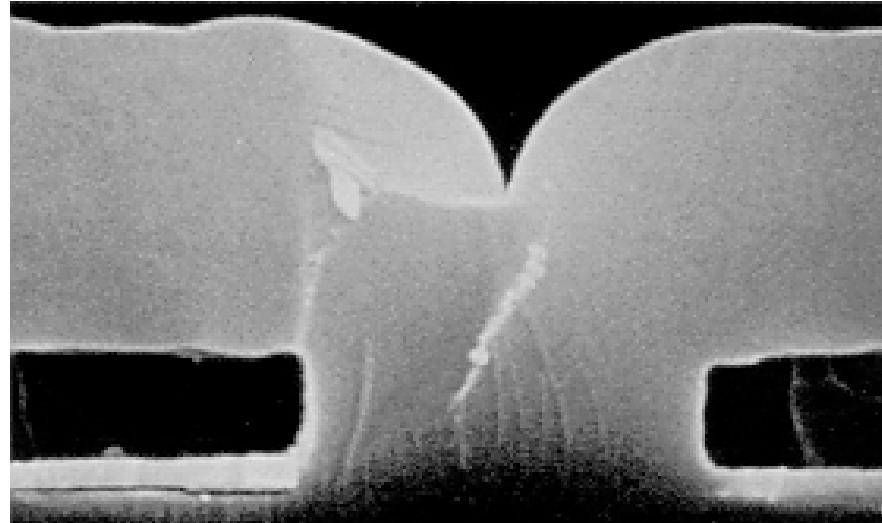
# 解答

- 它是惰性、重的和廉價的氣體
- 它的原子重量是 40，和矽 28 以及氦4比較
- 氩是地球大氣中含量第三多的元素 (~1%) 僅次於氮 (78%) 和氧 (20%)
- 可以從濃縮的空氣中直接純化

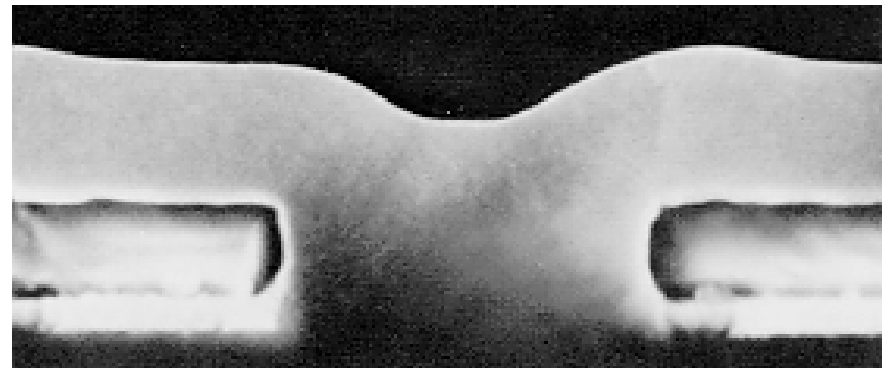
# 濺射蝕刻反應室概圖



# 平坦化回蝕刻



2  $\mu\text{m}$  PE-TEOS oxide deposition



1  $\mu\text{m}$  planarization etchback



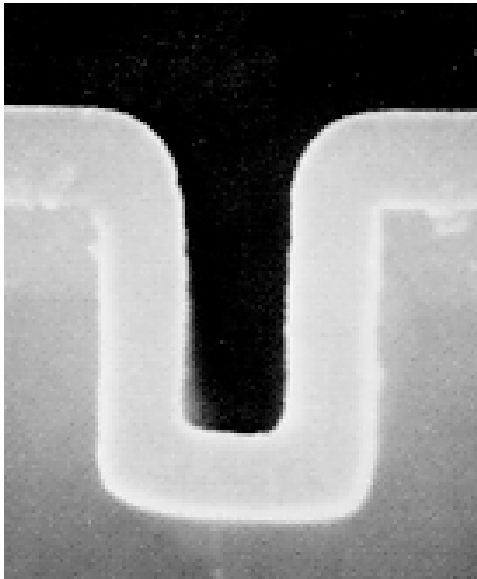
# O<sub>3</sub>-TEOS 製程

- 臭氧是種非常不穩定的分子

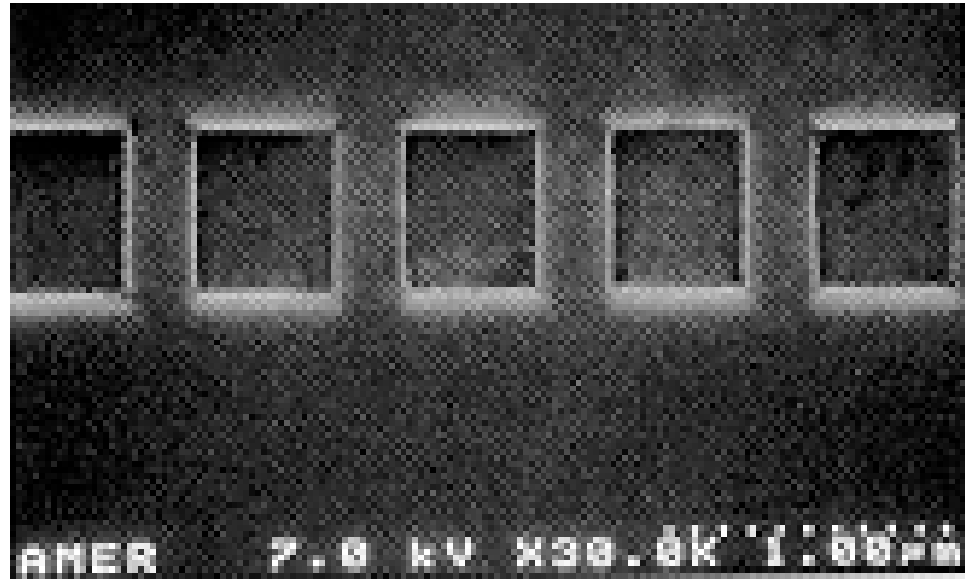


- 在 400 °C, O<sub>3</sub>的半衰期 : < 1ms
- 作為氧自由基的載體
- 臭氧和 TEOS 反應形成二氧化矽
- 極佳的似型性和間隙填充能力
- 次微米 IC 晶片應用
- APCVD 和次常壓CVD ( SA-CVD )

# O<sub>3</sub>-TEOS USG



Step coverage

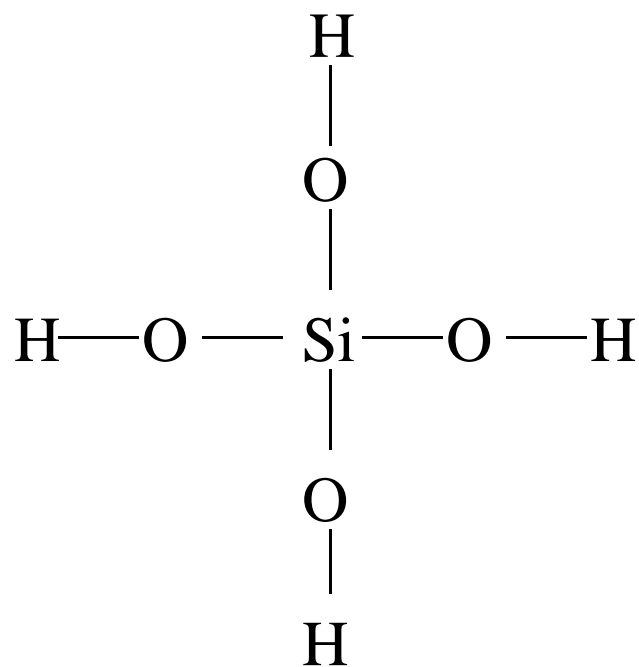


Gap fill

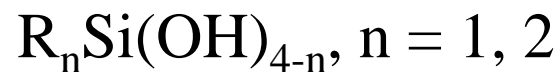
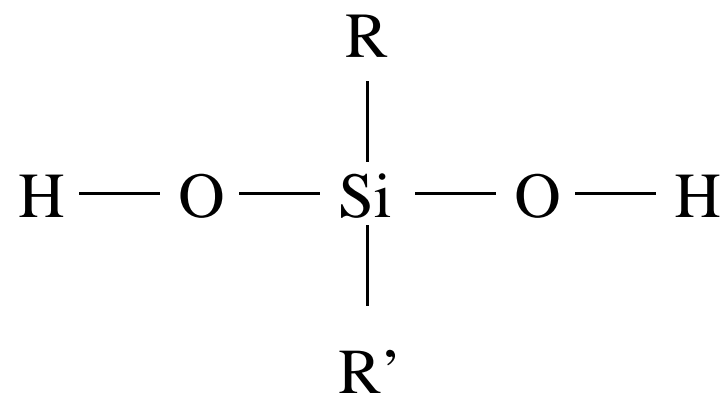
# 自旋塗佈矽玻璃 (SOG)

- 和光阻的塗佈和烘烤製程類似
- 製造業的人們喜歡熟悉的技術
- **IMD** 間隙填充和平坦化
- 兩種自旋塗佈矽玻璃：
  - 矽酸鹽 (Silicate)
  - 矽氧烷 (Siloxane)

# 自旋塗佈矽玻璃：矽酸鹽和矽氧烷

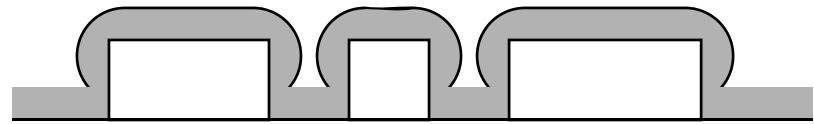


矽酸鹽

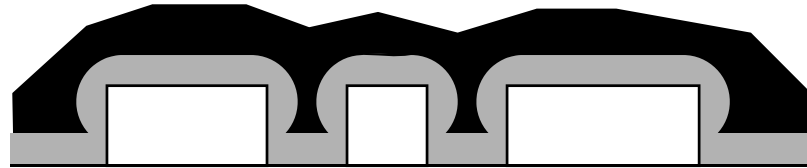


矽氧烷

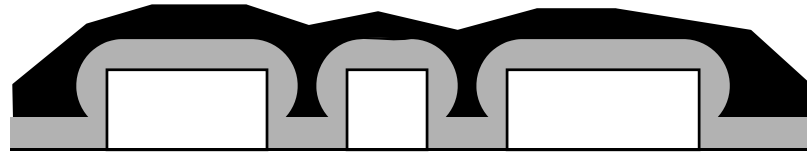
# 自旋塗佈矽玻璃製程步驟



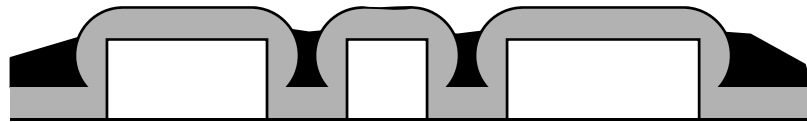
PECVD USG  
阻擋層



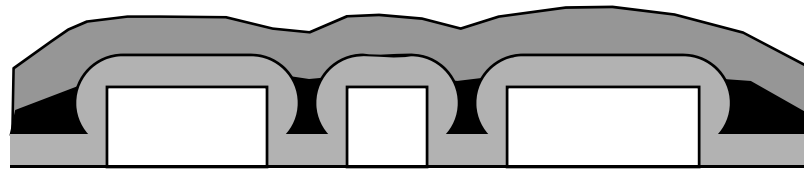
自旋塗佈SOG



SOG 固化



SOG 回蝕

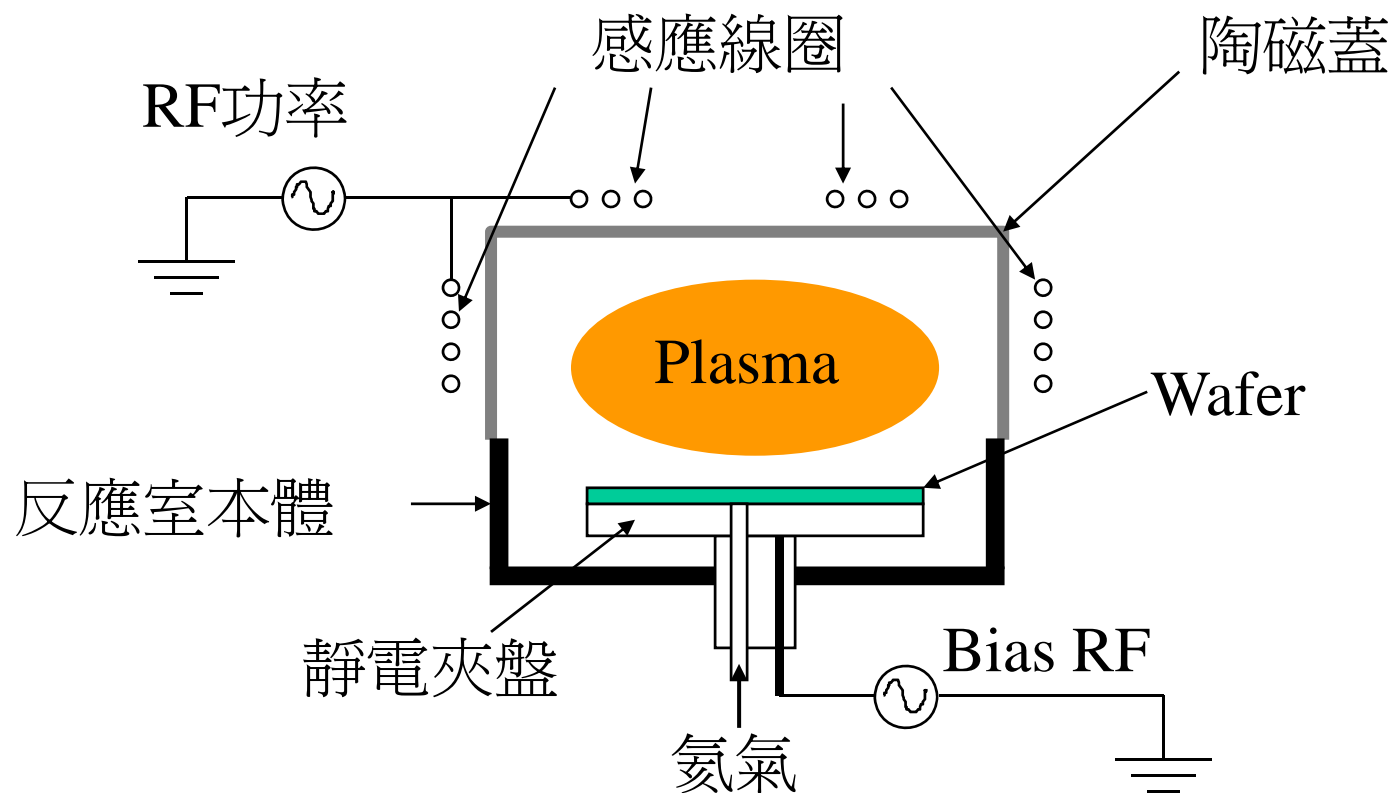


PECVD USG  
覆蓋層

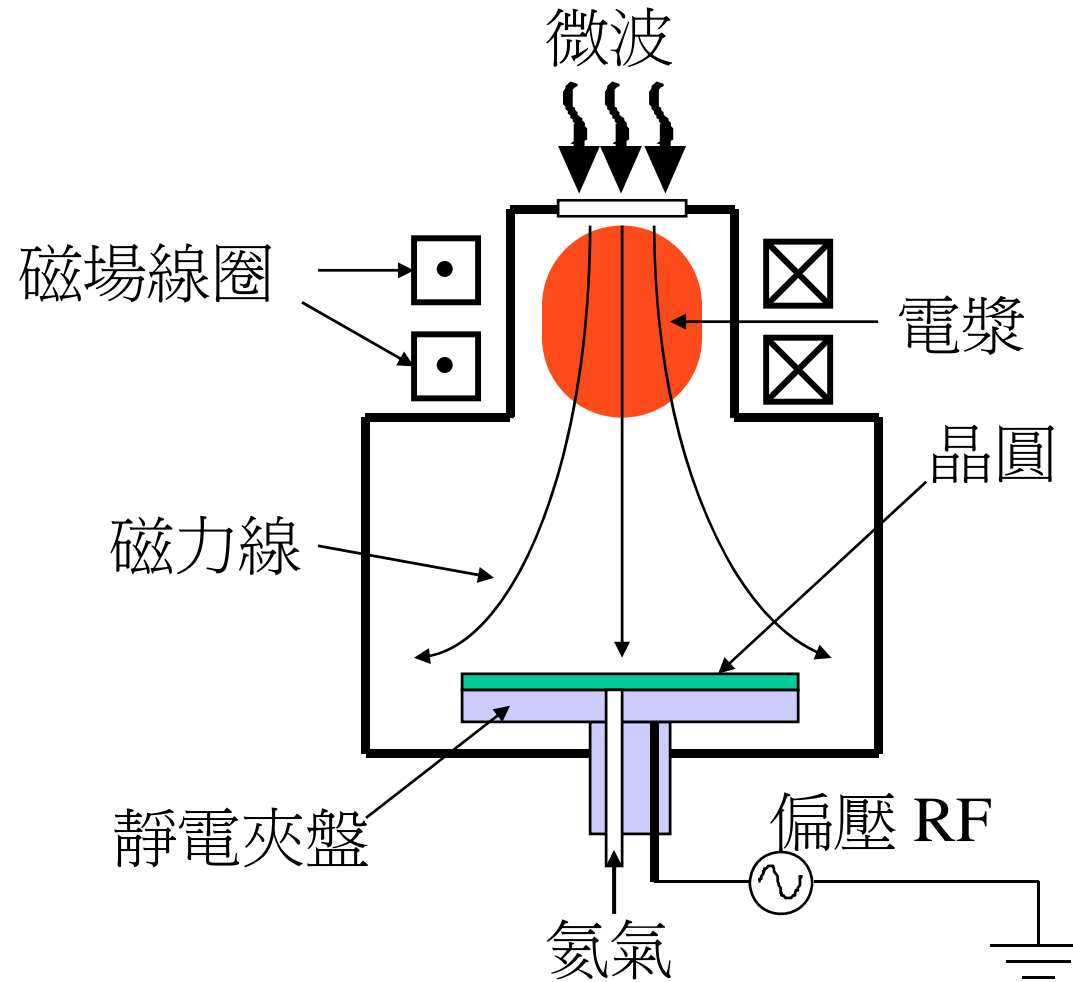
# 高密度電漿 CVD

- 沉積/蝕刻/沉積 的間隙填充需要兩個反應室
- 更窄的間隙需要更多的 沉積/蝕刻 循環來填充
- 一個能同時沉積和濺射蝕刻的設備將十分有用的
- 解決之道: **HDP-CVD**

# 感應式耦合電漿（ICP）反應室

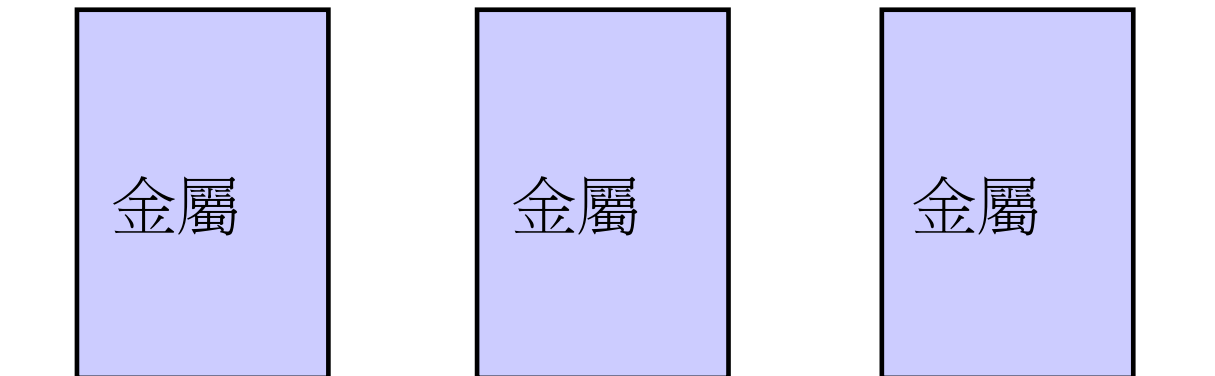


# 電子迴旋共振 (ECR) 反應室

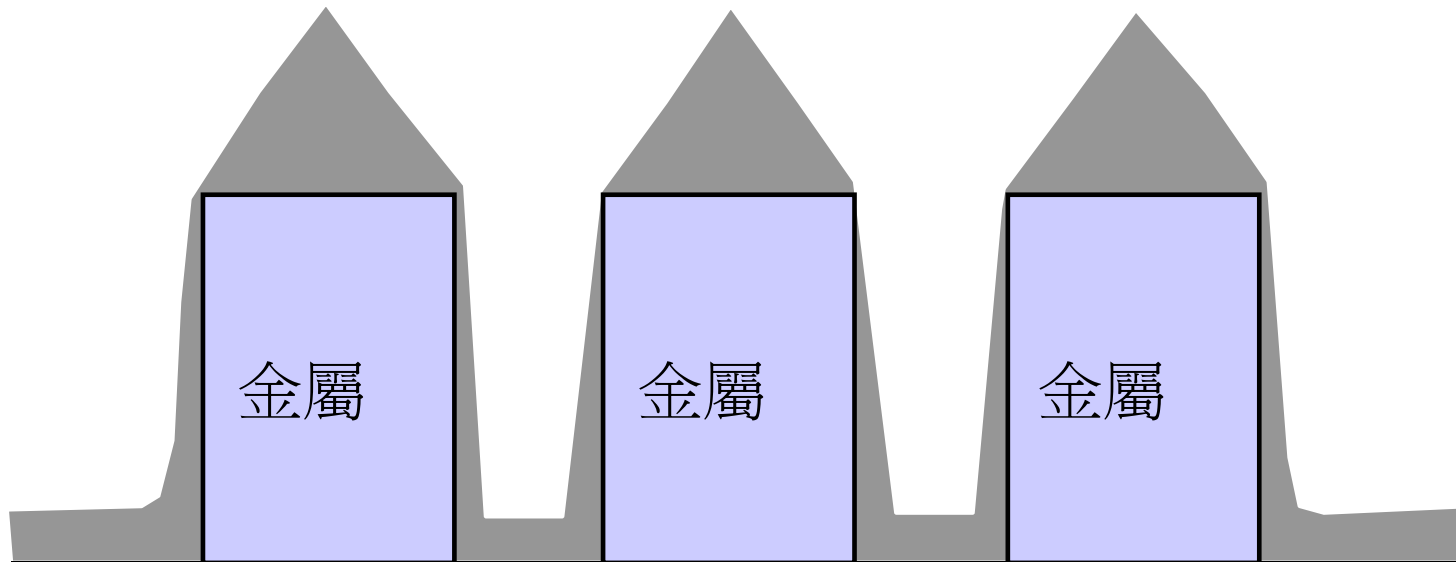




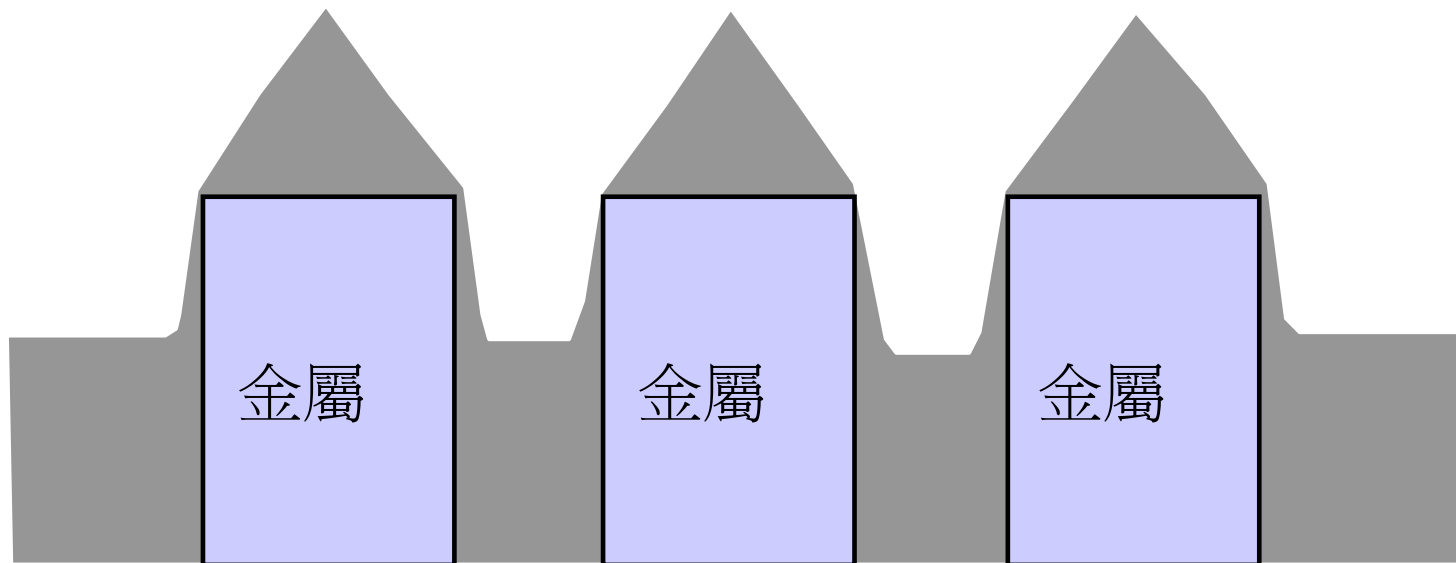
# HDP-CVD, IMD 應用



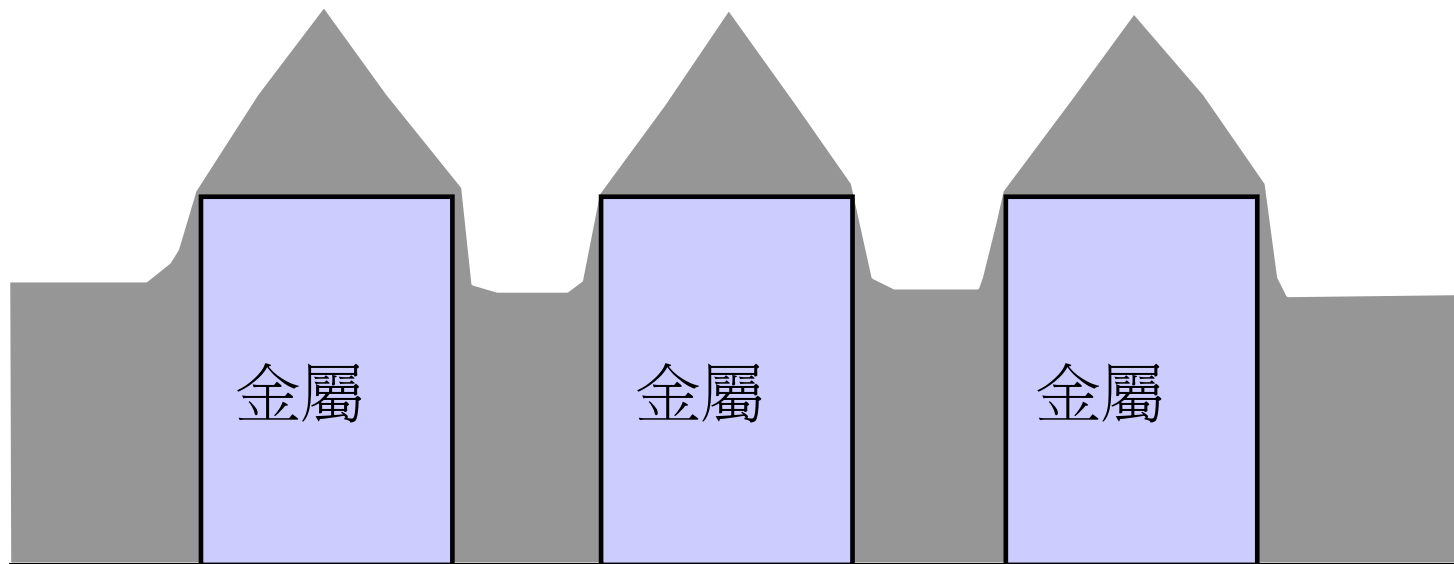
# HDP-CVD, 沉積



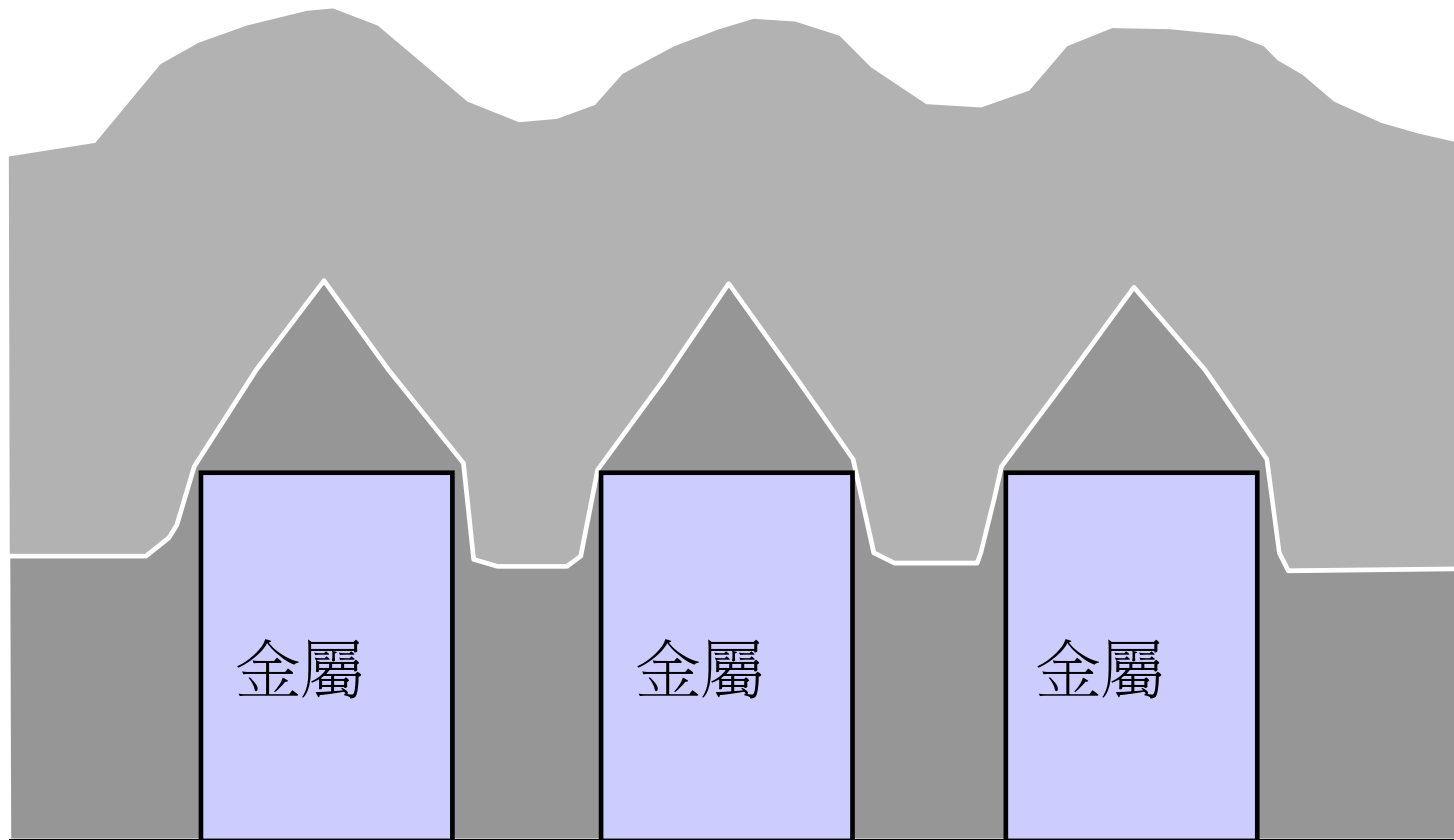
# HDP-CVD, 沉積



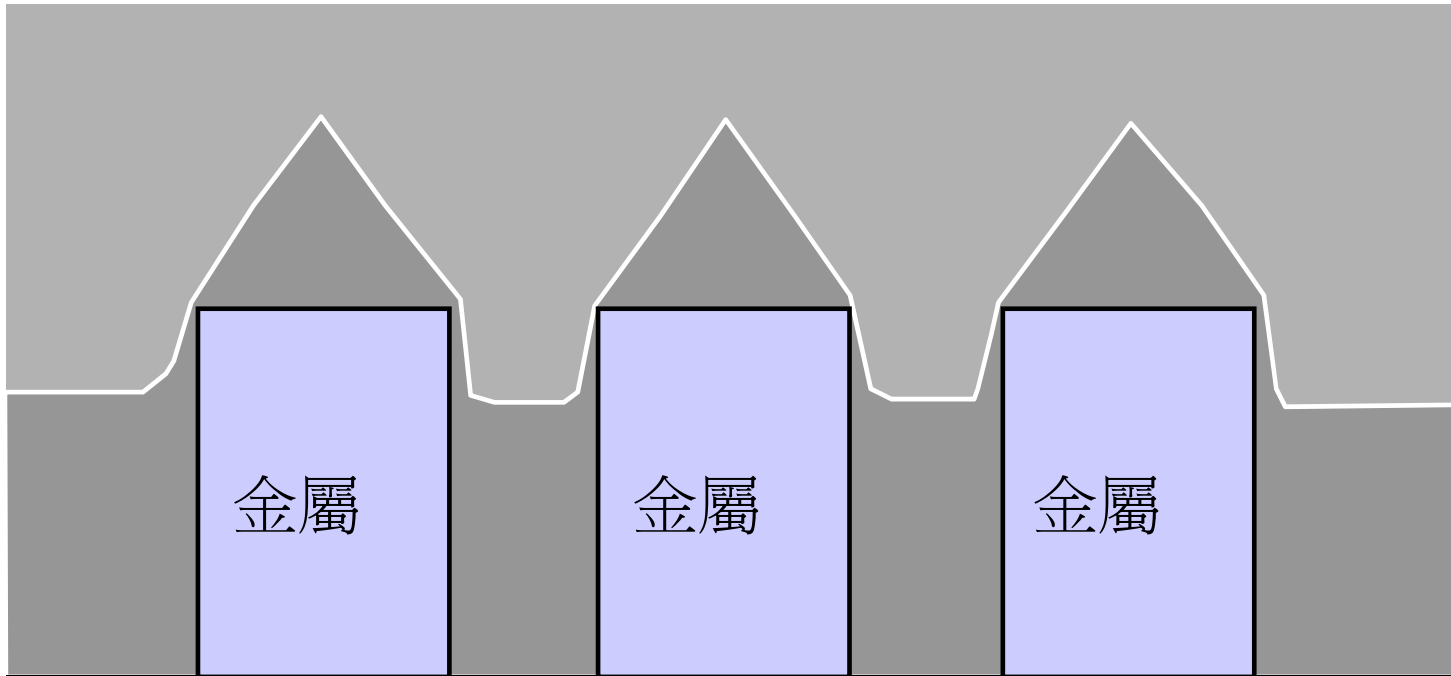
# HDP-CVD, 沉積



# PE-TEOS 沉積

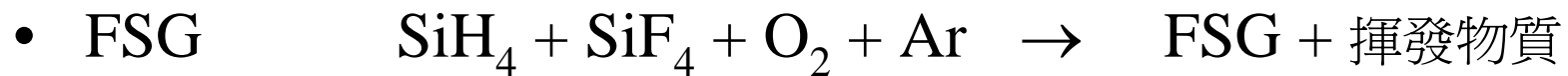


# 氧化物 CMP

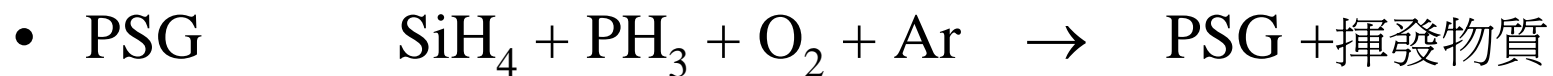


# HDP-CVD 製程

- 作為 IMD 應用



- 作為 PMD 應用



# 介電質 CVD 反應室清潔

- 在介電質 CVD 製程中，介電質薄膜將會沉積在反應室內部的任何物體上
- 需要經常性的清潔反應室來預防微粒污染問題
- 對於 DCVD，也許花更多時間在清潔上而不是沉積
- RF 電漿清潔和遙控電漿清潔



# RF 電漿清潔

- 電漿清潔過程移除了製程工具和反應室內壁上的介電質薄膜
- 氟碳化合物像是  $\text{CF}_4$ ,  $\text{C}_2\text{F}_6$  和  $\text{C}_3\text{F}_8$
- 在某些情況下  $\text{NF}_3$  也會使用
- 在電漿下，氟碳化合物會分解
- 氟自由基， $\text{F}$ ，將會產生
- $\text{F}$  移除二氧化矽和氮化矽

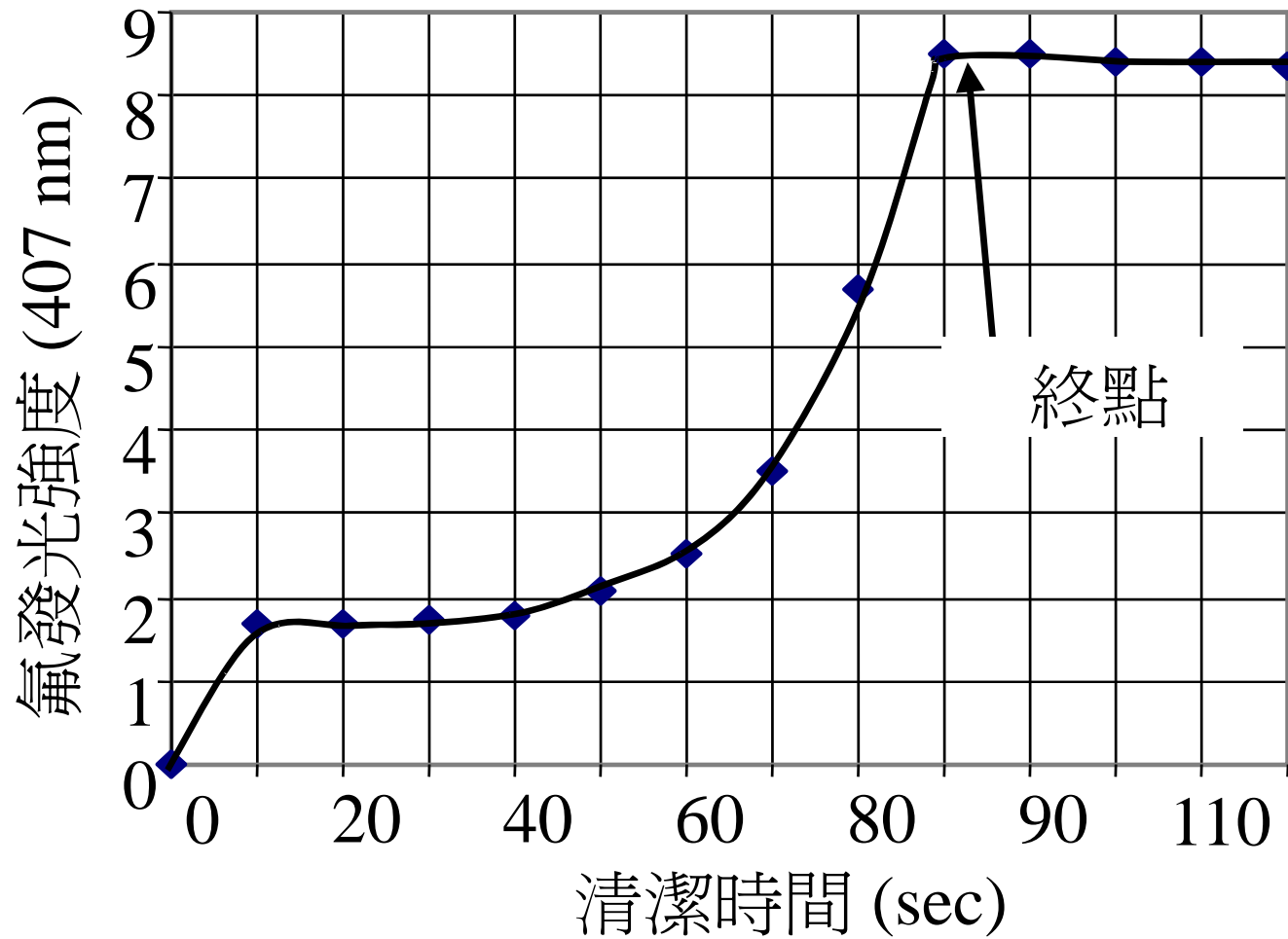
# RF清潔化學

- 在電漿清潔製程中，氧的來源氣體如 $\text{N}_2\text{O}$ 和 $\text{O}_2$ 會與氟碳化合物的碳反應，而釋放出更多的氟自由基
- 增加 F/C 比率，保持大於 2
- 預防碳和氟化物聚合作用，增加清潔的效率

# RF 清潔終點

- 激發-鬆弛會導致輝光效應
- 不同氣體有不同發光顏色
- 提供電漿下化學成分訊息
- 監測發光以控制清潔製程

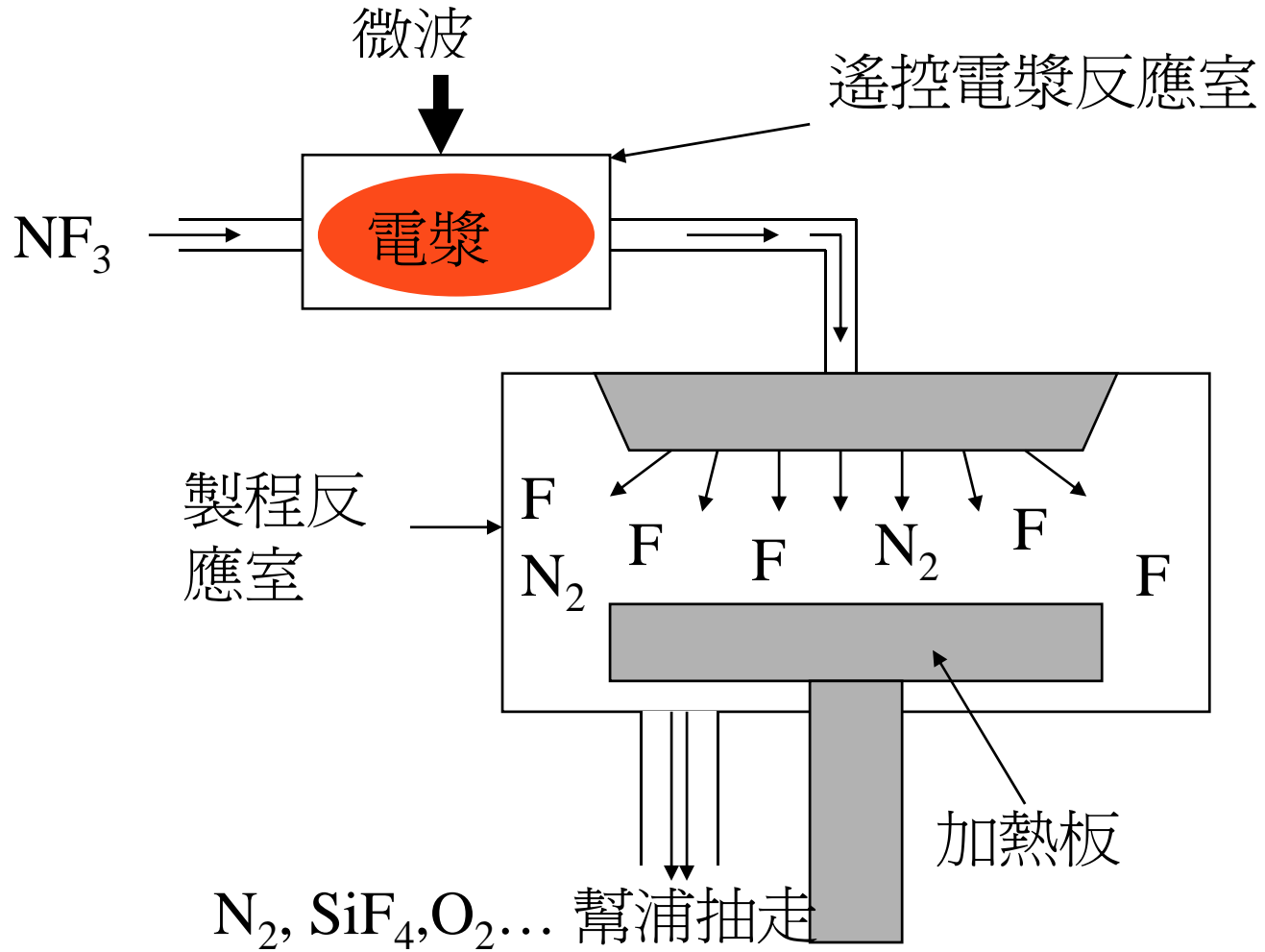
# 終點訊號



# 遙控電漿清潔

- RF電漿清潔
  - 離子轟擊
  - 導致反應室元件損壞
- 遙控電漿清潔
  - 沒有離子轟擊
  - 對於反應室元件較溫和
  - 較長的元件壽命
  - 較少氟化物氣體排放

# 遙控電漿清潔圖示



# 遙控電漿清潔

- 微波 (MW) 功率， $\text{NF}_3$  作為氟的來源
- 99% 的  $\text{NF}_3$  在微波中分解
- 氟自由基和反應室內薄膜反應
  - 沒有電漿在製程反應室
  - 沒有離子轟擊
  - 延長使用壽命
- 缺點：
  - 技術不成熟，高成本，使用  $\text{NF}_3$
  - 無法使用光學終點系統，可能使用傅利葉轉換紅外線光譜學 (FTIR) 系統來自動判定製程終點

# 未來趨勢：低- $\kappa$ 介電質

- 需要降低  $RC$  時間延遲
  - 低  $\kappa$  降低  $C$  和銅降低  $R$
- 需要高加熱穩定性、高熱傳導率以及製程的整合能力
  - CVD
    - CSG ( $C_xSi_yO$ ,  $\kappa \sim 2.5 - 3.0$ ) 和  $\alpha$ -CF ( $C_xF_y$ ,  $\kappa \sim 2.5 - 2.7$ )
  - 自旋塗佈介電質層 (SOD)
    - 含氫矽酸鹽類 (HSQ,  $\kappa \sim 3.0$ ),
    - 多孔性 SOD 像是乾凝膠 ( $\kappa \sim 2.0 - 2.5$ )



# 未來趨勢：低- $\kappa$ 介電質

- 金屬鑲嵌製程
- 銅金屬化
  
- 沒有間隙填充、平坦化的問題
- 主要挑戰: 整合低  $\kappa$  在銅金屬化

# 摘要

- 矽烷和 TEOS 是兩種矽源材料在介電質 CVD 製程
- $O_2$ ,  $N_2O$ , 和  $O_3$  是主要氧源材料
- $NH_3$  和  $N_2$  是主要氮的來源
- 氟化學物質最常使用在介電質 CVD 反應室的乾式清潔
  - $CF_4$ ,  $C_2F_6$ ,  $C_3F_8$  和  $NF_3$  是最常使用的含氟氣體來源

# 摘要

- 氬離子濺鍍製程使用在沉積/蝕刻/沉積的間隙填充應用上
- $\text{CF}_4/\text{O}_2$  回蝕刻使用在平坦化上
- 收縮式應力 ( $\sim 100 \text{ MPa}$ ) 最常在介電質薄膜

# 摘要

- HDP CVD
  - $\text{SiH}_4$  和  $\text{O}_2$  去沉積氧化矽
  - Ar 作為濺鍍
  - 高間隙填充率
  - ICP 和 ECR: 最常使用的 HDP 來源
- 低  $\kappa$  和銅做為未來的連線
- 高  $\kappa$  介電質作為閘極或 DRAM 電容器